

基于FPGA和OV6946的微型3D内窥镜的实现

高 健

超威半导体, 上海

收稿日期: 2025年4月1日; 录用日期: 2025年4月23日; 发布日期: 2025年4月30日

摘 要

内窥镜泛指经自然腔道或人工孔道进入体内, 并对体内器官或结构进行直接观察和对疾病进行诊断的医疗设备, 一般由光学镜头、冷光源、光导纤维、图像传感器以及机械装置等构成。文章介绍了一款基于两片图像传感器和FPGA组成的微型3D内窥镜方案, 其可以三维成像, 提供更好的空间显示效果, 已广泛应用于外科微创手术中。

关键词

微创, 3D内窥镜, OV6946, FPGA

Implementation of a 3D Miniature Endoscope Based on FPGA and OV6946

Jian Gao

AMD, Shanghai

Received: Apr. 1st, 2025; accepted: Apr. 23rd, 2025; published: Apr. 30th, 2025

Abstract

Endoscopes generally refer to medical devices that enter the body through natural cavities or artificial channels to directly observe internal organs or structures and diagnose diseases. They are usually composed of optical lenses, cold light sources, optical fibers, image sensors, and mechanical devices. This article introduces a miniature 3D endoscope solution based on two image sensors and FPGA. It can achieve three-dimensional imaging, thus providing better spatial display effects, and is widely applicable to minimally invasive surgical procedures.

Keywords

Minimally Invasive Surgery, 3D Endoscope, OV6946, FPGA

Copyright © 2025 by author(s) and Hans Publishers Inc.

This work is licensed under the Creative Commons Attribution International License (CC BY 4.0).

<http://creativecommons.org/licenses/by/4.0/>



Open Access

1. 引言

微型内窥镜一般工作在操作空间较为狭小的受限环境中，广范应用于医疗、航天、半导体和安防等领域。在一些比如微创手术或者神经外科手术等场合，往往需要更为精确的立体视觉定位，而常见的内窥镜一般采用单个镜头，只能做平面成像，难以提供准确的三维信息。

本方案基于两片微型图像传感器和 FPGA 组成双目视觉方案，前端器械端通过柔性材料连接，具体体积小、使用灵活、成像质量高，以及可以手持等特点。

2. 系统总体设计方案

2.1. 系统介绍

FPGA 是 Field Programmable Gate Array 的缩写，全称是现场可编程门阵列，是一种高度可配置的集成电路，允许用户在制造后通过硬件描述语言对其进行编程，以实现特定功能。FPGA 具有并行处理能力、高吞吐量和低延迟的优势，广泛应用于信号处理、图像处理、工业控制等领域。

光学镜头采用 OV6946 芯片，此芯片是 OmniVision 公司面向医疗市场推出的小型成像元件[1]，大小仅有 $0.9 \times 0.9 \text{ mm}$ ，而图像分辨率可以达到 $400 \times 400@30\text{fps}$ ，并且片上集成 ISP 单元，可以实现 BLC、AEC/AGC 和 MWB 等图像处理算法。即使加上集成 LED 照明，在封装后可以做到大小 1.2 mm 左右的模组，这使得其很适合做内窥镜方向的应用。由于 OV6946 本身输出的图像是模拟信号，一般的使用需要配合 OV426 芯片桥接[2]，才能输出 DVP 数字信号。

本方案集成两片 OV6946 芯片，其输出的模拟图像信号通过 OV426 转接，并通过 DVP 接口连接至 FPGA，FPGA 与电脑通过 EZUSB FX3 模块连接[3]，以传输实时图像。

2.2. 技术特点

- 1) 体积小，适用于对空间要求极高的场合。
- 2) 双目组成的三维成像视觉方案，可以提供更好的立体视觉效果。
- 3) 利用 FPGA 的逻辑触发对两个图像传感器同步，可以实现两个 Pixel 以内的帧同步。这在立体成像同步上有一定的优势。
- 4) 无需复杂的双目视频算法，无需对镜头校准，使用 3D 头盔左右模式即可显示立体图像。
- 5) 两种硬件的形态，既支持连接至 PC，通过 PC 外接头盔显示的传统方案，也支持直接输出至 3D 头盔的嵌入式方式。

3. 硬件实现方案

3.1. 机械结构

硬件上，本方案采用两组 OV6946 + OV426 芯片，两片 OV6946 加上 LED 照明组成前端的器件端，

后端电路板集成 FPGA 和两片 OV426 芯片，前后端使用 FPC 软排线连接，可以保证器械的灵活性。PCB 上使用 FPGA 采集原始 BAYER 格式的图像，并在内部集成 ISP 处理单元，处理后的两幅图像合成一幅左右模式的图，通过 HDMI 输出至显示器，配合 3D 头盔，可以实现 3D 成像的方案。并且，PCB 上集成了 EZUSB FX3 模块，输出标准的 UVC 格式图像，可以连接到 PC 端，使用常见的软件比如 VLC 实时显示 3D 图像。

器械前端采用双 OV6946 的结构，两个模组并排地连接固定，在周围集成 LED 照明单元。两个模组输出的信号和 LED 照明电源同时经过 FPC 软排线连接到后面电路板。FPC 的长度可以定制，能支持大约两米的长度，供常用的医学手术使用。

3.2. 电路结构

前端的两组镜头通过 FPC 软排线连接到后面的电路板。电路板上集成了 FPGA，除此之外，还集成了两片 DDR3 X16 颗粒，组成 32 位 DRAM。一颗 HDMI 芯片提供可选的 HDMI 输出，可以外接显示器。一颗 EZUSB FX3 芯片，可以连接 USB3.0 到 PC。

整体电路结构图如图 1 所示：

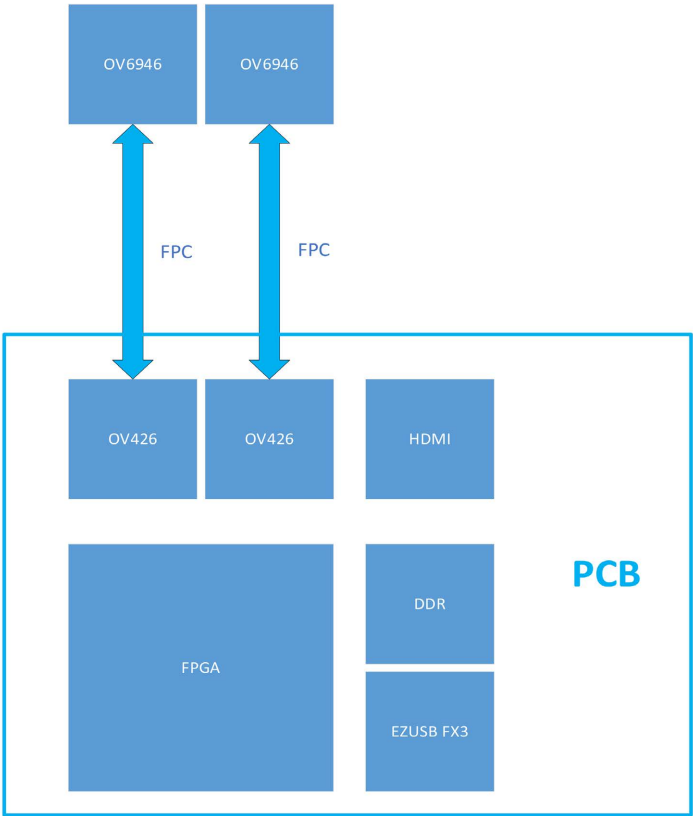


Figure 1. Overall hardware architecture
图 1. 整体硬件结构图

3.3. FPGA 选型与简介

FPGA 采用 AMD 公司的产品 XC7Z020CLG400-2，这是 ZYNQ-7000 系列的可编程片上系统(SoC)，它集成了 FPGA 和双核 ARM Cortex-A9 处理器，适用于嵌入式计算、信号处理、工业自动化等高性能应

- 用。其主要特点有：
- 1) **FPGA + ARM 处理器**：片上集成了 **FPGA 逻辑** 和 **ARM Cortex-A9**，适用于嵌入式计算和硬件加速。
 - 2) **高性能 DSP 计算**：内置 **220 个 DSP 计算单元**，适用于信号处理、图像处理和 AI 加速。
 - 3) **灵活的 I/O 设计**：支持多种接口(**USB、PCIe、UART、SPI、I2C、CAN、SDIO**)。
 - 4) **丰富存储选项**：**NOR/NAND Flash、SD/eMMC 存储**。
 - 5) **低功耗设计**：适用于嵌入式和电池供电系统。

3.4. 3D 头盔显示模块

3D 头盔显示主要通过一系列硬件和显示技术来呈现沉浸式的三维图像和交互体验。其核心原理是通过双眼视差三维成像，具体来说，3D 头盔通常会配备两个显示屏(一个为每只眼睛提供图像)或者采用单一显示屏，通过光学分离技术(如镜头)让每只眼睛看到不同的图像。这种方法模仿了人类眼睛的视差效应：每只眼睛看到稍微不同的视角，通过大脑合成产生深度感知。

同时，当左右眼看到的图像稍有不同(基于摄像机的立体图像)，大脑会将这些图像结合起来，产生三维的深度感知，从而获得身临其境的视觉体验。

在选型上，3D 显示头盔只需要选用常见的可以通过 **HDMI** 从 **PC** 串联的设备即可。**PC** 将显示的图像实时串流至头盔，同时还可以将平面的图像输出至外接的显示器，供人员查看。

将 3D 头盔打开左右的 3D 模式后，人眼靠近头盔，即可观察到三维图像。

4. FPGA 实现方案

4.1. FPGA 整体实现框架

FPGA 系统框架如图 2 所示。所有模块都提供 **AXI4-Lite Slave** 接口，挂载到 **FPGA 的 AXI 总线**上，以便可以通过 **ZYNQ-7000 芯片的 ARM 处理器**在线读写内部寄存器，从而修改各模块配置。

整体的 **FPGA 设计模块图**如图 2 所示：

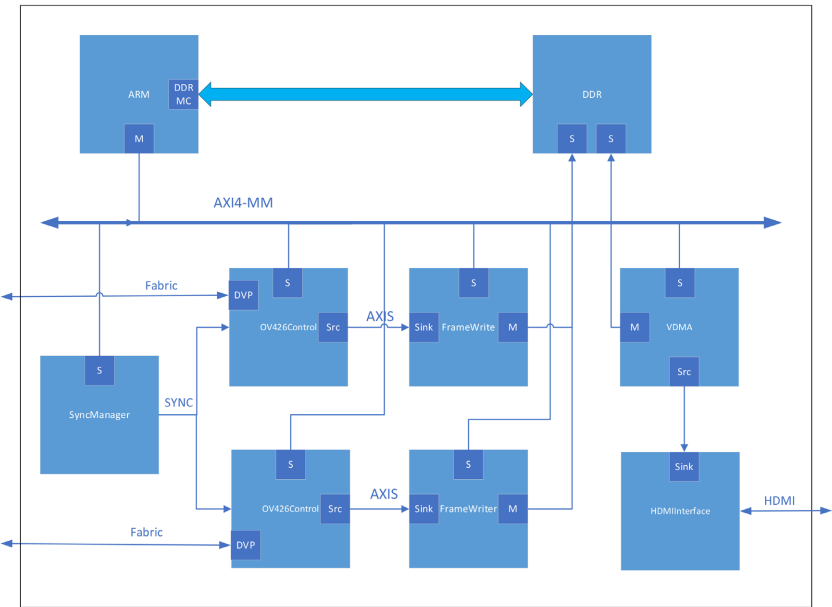


Figure 2. FPGA block diagram
图 2. FPGA 结构图

4.2. OV426 控制模块

FPGA 内部实现两个 OV426 模块，通过 10 位 DVP 接口分别与两个 OV426 模块连接，传输实时图像。模块内 SCCB 模块，用于初始化和在线修改 CMOS 的配置，比如白平衡、开窗大小等参数。系统异常通过中断引脚 INT_o 向 ARM 汇报。

需要说明的是，传统的相机同步方案一般是基于单片机和 ASIC，为了实现帧同步，在上层软件处理的“软”同步方法，此方案缺点是无法保证原始图像的同步。而本方案基于 FPGA，在两个 OV426 模块的外部分别增加了 SYNC_i 同步的逻辑，由外部统一出发，这可以在硬件的层面达到了原始图像的“硬”同步。实验结果表明，本方案可以达到 2 个 Pixel 以内的帧同步。

OV426 模块设计框图如图 3 所示：

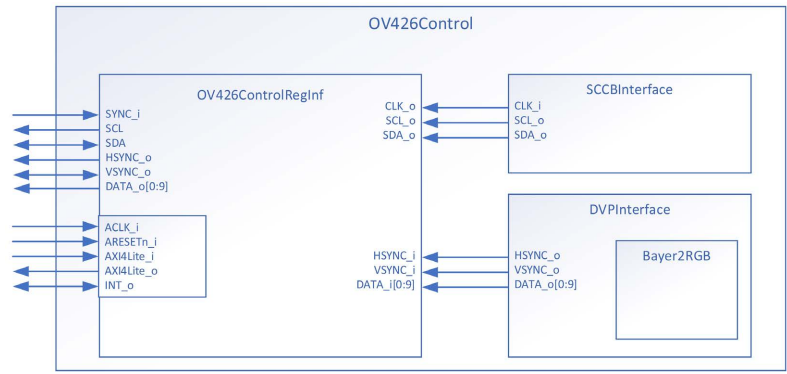


Figure 3. OV426 block diagram
图 3. OV426 模块结构图

4.3. EZUSB FX3 控制模块

上位机与 FPGA 的通信采用 EZUSB FX3 模块，其为英飞凌公司推出的灵活的 USB 控制器，提供 5 Gbps 的理论传输速率，实测速度大于 260 Mbps。可以传输 1080p@30Hz 的视频。对于两组 400 × 400@30fps 的图像，实际带宽完全没问题。

FPGA 内部实现 EZUSB FX3 模块，通过 10 位并口与 EZUSB FX3 模块连接，传输实时图像。模块内实现状态机、监测与管理数据传输模式、缓冲区满、数据有效等系统状态。

EZUSB FX3 模块设计框图如图 4 所示：

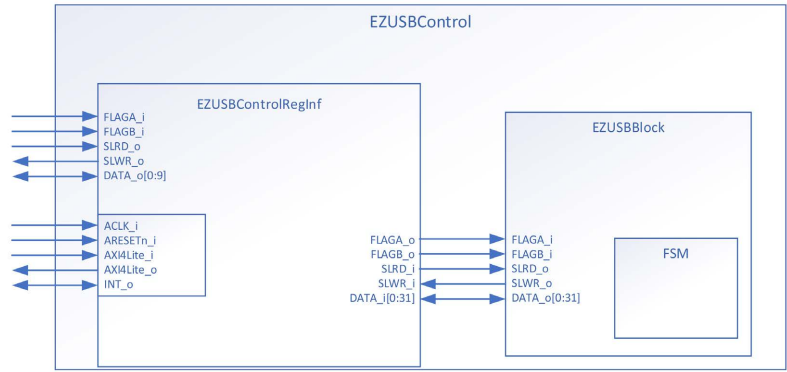


Figure 4. EZUSB block diagram
图 4. EZUSB 模块结构图

5. 软件实现

5.1. EZUSB FX3 固件的实现

EZ-USB FX3 支持多种工作模式，以满足不同的应用需求。这些模式可以通过 FX3 的配置进行灵活切换，适应不同的硬件和数据传输需求。常见的工作模式包括：

- 1) 主机模式。FX3 作为 USB 主机与外部 USB 设备进行通信。
- 2) 外设模式。FX3 作为 USB 外设连接到上游 USB 主机。
- 3) 数据传输模式。支持 USB 3.0 模式，实现高带宽的设备应用，如高清视频采集和流式传输。
- 4) UVC (USB Video Class) 外设模式。FX3 充当 USB 视频设备，通过 USB 接口传输视频流。
- 5) GPIF (General Programmable Interface) 模式。能够与外设进行高带宽、低延迟的数据传输。
- 6) 同步时钟模式。允许它在与其它外设同步时钟进行数据交换时进行精确的时序控制。
- 7) 异步传输模式。通过该模式与外设进行数据传输，适用于大多数基于流的传输应用。

在本应用下，通过修改 FX3 的固件，使其工作在数据传输模式下，EZUSB FX3 做 bulk 实时数据采集，单次块传输大小为 16 KB。

5.2. 上位机驱动实现

为了减少图像显示的延时，提高系统的实时性能，图像的采集、处理和显示采用多线程异步的架构，数据通过线程安全的环形队列 `ConcurrentQueue` 缓冲，采用生产 - 消费者模式，数据采集线程作为生产者，将采集到的图像放入缓冲队列，并工作在最高优先级，以保证帧的完整性，达到系统最大的可靠性。图像处理线程作为消费者，从缓冲队列读取图像帧，并处理后 `dispatch` 到 GUI 线程，这样可以保证用户界面的流畅性。

上位机软件与 FPGA 数据流遵循自定义的帧同步协议，保证每帧数据的完整有效性。

上位机软件的架构如图 5 所示：

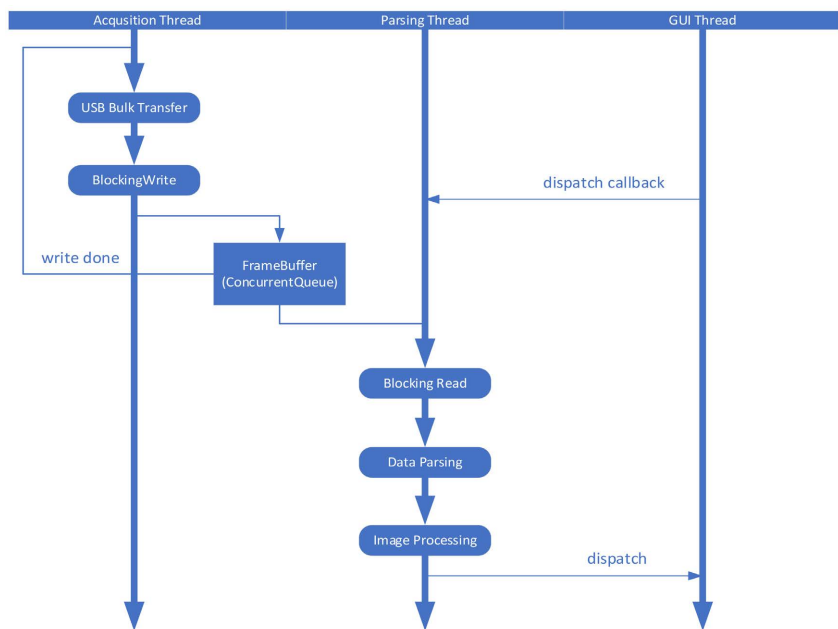


Figure 5. Software architecture

图 5. 软件架构图

5.3. 上位机图形界面

同时，基于上章节中介绍的驱动，在 PC 端开发基于 QT 的 GUI 用户应用程序，用于实时把两个图像传感器的实时图像在经过实时处理之后，分左右两端在显示器上全屏显示，并将原尺寸 400×400 的图像被分别压缩成两幅 200×400 的图像，并在左右两端显示。

实际的成像效果图如图 6 所示：



Figure 6. Realtime image picture
图 6. 实时成像范图

6. 完成情况

截至投稿前，已完成所有的机械和软、硬件工作，并已应用于实际的模拟实验中。

图 7 展示 3D 内窥镜在模拟远程操作器械端时的实时成像系统。图中用红色部分标注了 3D 内窥镜本体部分和 3D 头盔。

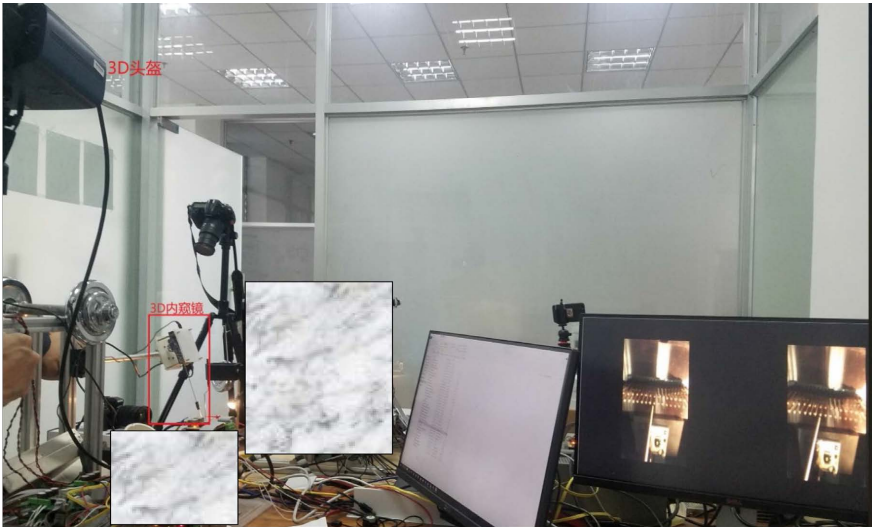


Figure 7. Finished product picture
图 7. 成品图

7. 未来展望

未来主要在以下几个方面考虑微型 3D 内窥镜在 FPGA 上的系统优化[4]-[6]。

7.1. FPGA 集成图像处理

- 1) 立体匹配：FPGA 可加速基于双目或多目立体视觉的深度计算，提高 3D 成像的实时性。
- 2) 图像去噪与增强：可在 FPGA 内部集成图像滤波器，以增强对比度，优化内窥镜图像质量。

7.2. 数据压缩

- 1) 实时数据压缩：使用 FPGA 加速 JPEG、JPEG2000、H.264/265 等压缩算法，减少数据带宽需求。
- 2) 高速接口支持：如 MIPI、LVDS 等接口的 CMOS，提高内窥镜系统的数据传输速率。

7.3. AI 与图像分析

目标检测与分割：基于 FPGA 实现神经网络(如 CNN)加速，用于病变检测、组织分类等。

参考文献

- [1] OV6946 Product Brief. <https://www.ovt.com/products/ov6946/>
- [2] OV426 Product Brief. <https://www.ovt.com/products/ov426/>
- [3] Infineon Technologies. AN75779——如何使用 EZ-USB FX3 在 USB 视频类别(UVC)框架内实现图像传感器连接[Z].
- [4] 陈梦. 小口径工业内窥镜成像系统设计与研究[D]: [硕士学位论文]. 天津: 天津大学, 2019.
- [5] 王子浩. 基于 ZYNQ 的超高清内窥镜视频采集与传输系统设计[D]: [硕士学位论文]. 大连: 大连理工大学, 2023.
- [6] 张朝财, 张薇, 周德峰, 韦晓孝, 万新军. 基于短基线双目内窥镜成像系统的 3D 视频标定与校正[J]. 光学仪器, 2023, 45(3): 30-36.