

基于FPGA的DQPSK调制及载波同步的研究与实现

代可鑫

西南民族大学电子信息学院, 四川 成都

收稿日期: 2023年1月24日; 录用日期: 2023年2月23日; 发布日期: 2023年3月2日

摘要

正交相移键控是一种目前得到较为广泛应用的数字调制方式, 它在相移键控的基础上进行了一些改进, 与其他调制方式相比, 它的频带利用率高、抗干扰能力强、电路实现简单, 因此在卫星通信、微波通信和电视信号上行通信中得到广泛的应用。载波同步与解调是通信系统中的关键技术之一, 而FPGA在数字通信系统中的应用也越来越广泛。本文介绍了DQPSK调制、载波同步解调设计方案, 并在Vivado中进行仿真。

关键词

DQPSK, FPGA, 差分编码, 成型滤波, 载波同步, Costas环

Research and Implementation of DQPSK Modulation and Carrier Synchronization Based on FPGA

Kexin Dai

College of Electronic and Information, Southwest University for Nationalities, Chengdu Sichuan

Received: Jan. 24th, 2023; accepted: Feb. 23rd, 2023; published: Mar. 2nd, 2023

Abstract

Quadrature phase-shift keying is a digital modulation method widely used at present. It has made some improvements on the basis of phase-shift keying. Compared with other modulation modes, it has high-frequency band utilization rate, strong interference ability and simple circuit implementation, so it is widely used in satellite communication, microwave communication and TV signal up-link communication. Carrier synchronization and demodulation is one of the key technologies in the communication system, and the application of FPGA in the digital communication system is also be-

coming more widespread. This paper introduces the design scheme of DQPSK modulation and carrier synchronous demodulation, and simulates it in Vivado.

Keywords

DQPSK, FPGA, Differential Coding, Shaping Filter, Carrier Synchronization, Costas Ring

Copyright © 2023 by author(s) and Hans Publishers Inc.

This work is licensed under the Creative Commons Attribution International License (CC BY 4.0).

<http://creativecommons.org/licenses/by/4.0/>



Open Access

1. 引言

在现代通信应用领域中，通信环境复杂，调制与解调作为数字通信系统的重要组成，其性能至关重要[1]。DQPSK 调制解调方式具有抗干扰能力强、频带利用率高等优点，在现代数字通信系统得到了广泛的应用，实现对接收信号的准确解调，高精度、实时、快速的解调算法一直是人们的研究热点[2]。传统的软件无线电平台、天生的串行运行机制难以满足 FIR 滤波、FFT 等运算密集型任务的需求，而 FPGA 实现方案具有定制性强、量产较小、迭代需求快、体积小等多种优点，故本设计采用 FPGA 设计软件无线电收发系统，具有较强实用性。

2. DQPSK 调制原理及设计

数字相位调制技术即相移键控是一种载波相位随着基带信号的变化而在不同相位之间切换的调制方式。正交相移键控是利用四种不同的载波相位来表征四种数字信息[3]。对于输入的二进制数字信息，将其相邻数字两两组合，一共可以得到四种不同的组合方式，然后分别用四种不同的载波相位与之对应。QPSK 已调信号由两路正交的 BPSK 信号合成，且这两路信号具有相同的基带调制波形。QPSK 信号可以表示为：

$$S_{QPSK}(t) = \sum_n g(t - nT_s) \cos(w_c t + \varphi_n) \quad (1-1)$$

式中， $g(t)$ 为发送码元序列， T 为信号的符号采样间隔， w_c 为载波角频率， φ_n 为第 n 个码元的载波相位值。

由于 QPSK 系统是利用接收载波的绝对相位值来对调制信息进行判断，容易因外界因素的影响而产生相位翻转，即相位模糊，所以常用相对相移方式代替绝对相移方式，对四进制数据进行差分编码，从而形成了差分四相相移键(DQPSK) [4]。DQPSK 是利用前后码元的相对相位变化关系来表示信息的 QPSK 信号，通常可用直接调相法、插入脉冲法和相位选择法产生，本设计选用直接调相法，采用两路正交调制的方式，即分别对基带信号进行 I 路调制和 Q 路调制，然后将两路和载波相乘后的信号进行相加。DQPSK 信号调制流程框图如图 1 所示。

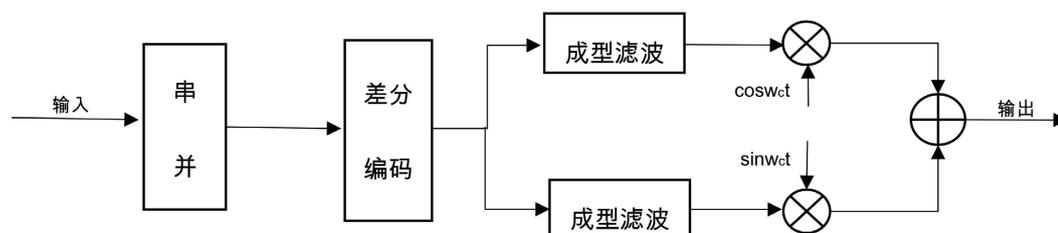


Figure 1. DQPSK modulation flow chart

图 1. DQPSK 调制流程图

先由串/并变换电路将输入的二进制双极性不归零数据逐个分为两个并行序列，再进行差分编码，将绝对相位转换成相对相位再进行调制。基带信号傅里叶级数展开在频域上频带是无限宽的，波形延伸至其他码元，脉冲波形就会重叠，造成码间串扰，通过成型滤波可以一定程度地减小码间串扰，从而提升误码性能。在实际工程中，通常应用具有升余弦频谱特性的滚降滤波器，其频域传输函数为[5]：

$$H(w) = \begin{cases} T_s, & |w| \leq \frac{(1-\alpha)\pi}{T_s} \\ \frac{T_s}{2} \left[1 + \sin \frac{T_s}{2\alpha} \left(\frac{T_s}{\pi} - w \right) \right], & \frac{(1-\alpha)\pi}{T_s} < |w| \leq \frac{(1+\alpha)\pi}{T_s} \\ 0, & |w| > \frac{(1+\alpha)\pi}{T_s} \end{cases} \quad (1-2)$$

式中， α 为滚降系数取值范围为[0, 1]， T_s 为码元持续时间， w 为信号频率。

升余弦滚降低通系统的带宽如式所示[6]：

$$B = \frac{1+\alpha}{2T_s} \quad (1-3)$$

频带利用率如式所示：

$$\eta = \frac{2}{1+\alpha} \quad (1-4)$$

可以看出，滚降系数 α 越大， $H(w)$ 衰减越慢，占用带宽 B 越大，频带利用率越小，引入的噪声越多，滚降系数 α 越小，则波形中的高频分量越少，越接近理想低通滤波器，波形拖尾较长，在进行数字信号截断处理时容易造成信号能量损失，因此在实际工程中需要均衡 α 的取值[7]，对成型滤波器进行MATLAB仿真，从图2可以明显地看到成型滤波器的限带作用，本设计综合考虑码间串扰，选择滚降系数 α 为0.8。

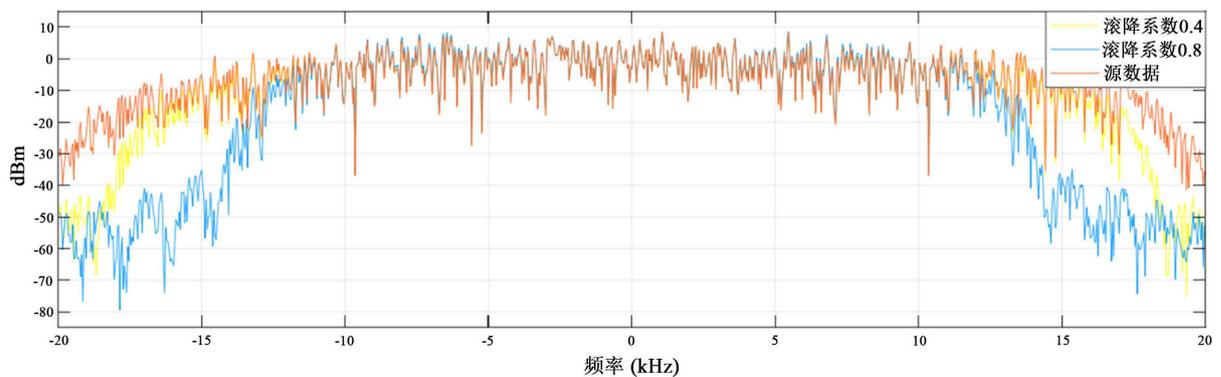


Figure 2. Response spectrum diagram of different roll-off coefficients

图 2. 不同滚降系数的响应频谱图

3. 载波同步原理及设计

解调就是从接受信号中恢复出原始基带信号的过程，解调分为相干解调和非相干解调，相干解调性能更好，本文选择的解调方式为相干解调。接收机在进行 QPSK 数据相干解调时，本地振荡信号需要与接收信号的载波具有相同的频率和相位，再将调制信号与本地参考载波相乘进行相干解调，这样才能恢

复出正确的数据，这种利用接收信号恢复出本地震荡信号的方法叫做载波同步。目前常用的载波恢复算法有 M 次方环法、逆调制环、科斯塔斯(Costas)环法等[8]。Costas 环又称同相正交环，利用锁相环提取载频，不需要对接收信号作平方运算就能得到载频输出，易于硬件实现，在实际工程中被广泛应用，故本设计采用 Costas 环完成载波恢复。Costas 环原理如图 3 所示。

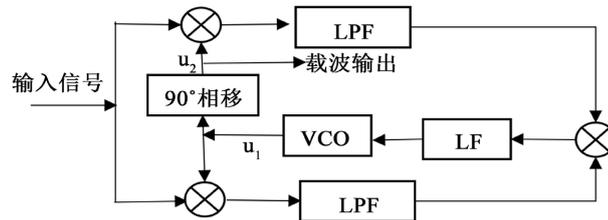


Figure 3. The basic structure of the Costas ring
图 3. Costas 环的基本结构

设输入已调信号表达式为：

$$S(t) = I(t)\sin(\omega_c t + \varphi) - Q(t)\cos(\omega_c t + \varphi) \quad (2-1)$$

其中， $I(t)$ 、 $Q(t)$ 为信号的幅度， ω_c 为载波频率， φ 为信道传输过程中所产生的相位误差，压控振荡器输出的载波信号为 $u_1 = \sin(\omega_c t + \theta)$ ，经过 90° 相移得到： $u_2 = \cos(\omega_c t + \theta)$ ， θ 为输出载波与输入信号载波的相位误差。

本文对传统 Costas 环进行了改进，鉴相器模块采用面向判决的鉴相器取代了传统的乘法鉴相器，此鉴相方式相比基础 Costas 环降低了计算量，又保留了一定的鉴相精度。改进后的 Costas 算法结构如下图 4 所示。

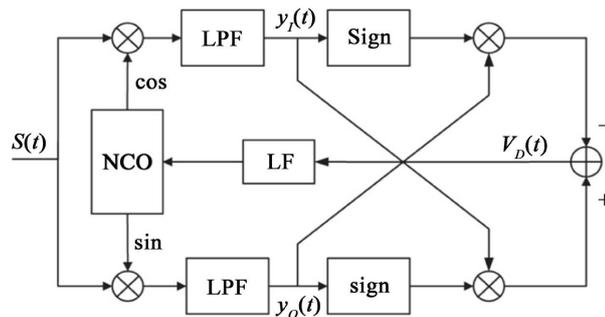


Figure 4. The structure of the improved Costas algorithm
图 4. 改进后的 Costas 算法结构

将输入信号分别与本地振荡器输出的同相和正交信号相乘，再分别通过低通滤波器将混频后的信号中的高频分量滤除，得到包含同相支路误差信息的信号 $y_I(t)$ 和包含正交支路误差信息的信号 $y_Q(t)$ ，符号函数运算和相乘器、相加器构成了鉴相器，鉴相器输出为：

$$V_D(t) = y_I(t)\text{Sign}(y_Q(t)) - y_Q(t)\text{Sign}(y_I(t)) \quad (2-2)$$

环路滤波器是 Costas 环的重要组成部分，决定了整个环路的传输特性，数字环路滤波器参数的设计也是锁相环设计的重点和难点。由于理想二阶环路具有优良特性，在锁相环中应用最为广泛，图 5 为数字环路滤波器的结构图。

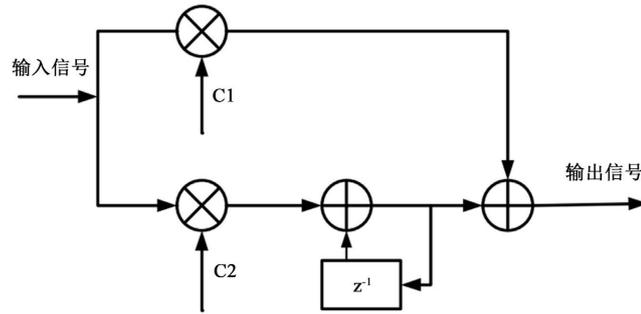


Figure 5. The structure of a digital loop filter
图 5. 数字环路滤波器的结构

由图可知，其数字化系统函数为：

$$F(Z) = C_1 + \frac{C_2 z^{-1}}{1 - z^{-1}} \quad (2-3)$$

对于数字环路滤波器来讲，关键在于设计 C_1 、 C_2 ，这两个参数决定了环路滤波器的性能，实际工程中 C_1 、 C_2 的计算公式如下[9]：

$$C_1 = \frac{1}{K_0 K_d} \times \frac{8\xi w_n T}{4 + 4\xi w_n T + (w_n T)^2} \quad (2-4)$$

$$C_2 = \frac{1}{K_0 K_d} \times \frac{4(w_n T)^2}{4 + 4\xi w_n T + (w_n T)^2} \quad (2-5)$$

其中， T 为系统采样周期， ξ 为阻尼系数，实际应用通常取 $\xi = 0.707$ ， w_n 为环路振荡角频率， K_0 为数控振荡器的相位控制增益， K_d 为鉴相器增益，通常取 $K_d = 1$ ，只需确定 K_d 、 w_n 的值即可确定环路滤波器参数。等效噪声带宽 B_l 与 w_n 的关系如式(2-6)所示[10]：

$$B_l = \frac{w_n}{8\xi} (1 + 4\xi^2) \quad (2-6)$$

由锁相环工作原理可知，当 $B_l < 0.1R_b$ (R_b 为调制数据序列的码元符号速率)时环路正常锁定，确定 B_l 的值后便可由式计算出 w_n 的值。

数控振荡器的增益为[11]：

$$K_0 = \frac{2f_s \pi}{2^N} T_{NCO} \quad (2-7)$$

式中， f_s 为采样频率， N 为数控振荡器的相位累加字长， T_{NCO} 为 NCO 的相位累加字更新周期。

4. 载波同步的 FPGA 实现

载波同步部分主要由 NCO 、低通滤波器、鉴相器以及环路滤波器几部分组成。环路中 NCO 可由 Vivado 的 DDS IP 核实现，DDS 初始频率控制字的大小与调制端的载波频率大小相同，整个系统的频率由输入的相位增长控制字控制，相位增长控制字经过一个时钟缓存，然后通过一个相位累加器不停计算增长的相位，所有的 DDS 输出数据都是预先计算好并且存储在查找表中[12]。在时钟上升沿，通过这个计算好的累加相位值去查表，然后将查表得到的数进行输出环路中。低通滤波器选择使用 FIR IP 核实现，滤波器系数由 MATLAB 将系数量化导入，使用 Vivado 开发可调用系统已有的 IP 核实现，不但能够减少工作

量提高效率，而且可以保证设计的性能。根据之前的讨论可知，改进后的 Costas 环鉴相方式主要涉及符号判决、取反和加法运算，鉴相时先判断经过低通滤波器数据的正负，再将此结果与另外一路数据相乘，乘法器会增加环路的数据位宽从而增大 Costas 的环路增益，从而导致环路无法锁定。鉴相器可用 Verilog 语言编写，在硬件实现时有符号数的第一位即表示数据的极性，取一路数据的第一位对另外一路数据进行极性操作即可，不需要进行乘法运算，节约了资源。环路滤波器的主要设计在于 C_1 、 C_2 这两个参数大小的确定，据式(2-4)、式(2-5)可得出 C_1 、 C_2 的值。在 FPGA 中对浮点数处理比较复杂，可将 C_1 、 C_2 的值转换为 2 的负整数次幂作为近似值运算，此时无需进行乘法运算，可使用移位操作实现。FPGA 实现后的 RTL 原理图如图 6 所示。

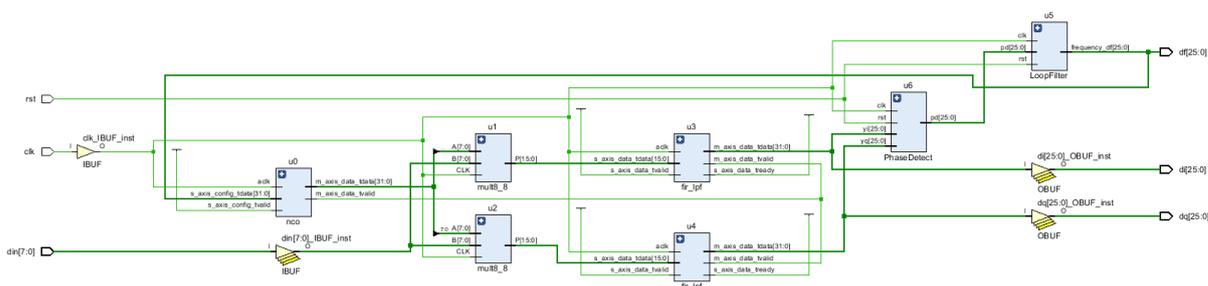


Figure 6. RTL schematic diagram of FPGA implementing carrier synchronization

图 6. FPGA 实现载波同步的 RTL 原理图

DQPSK 调制算法参数设计如下：符号速率 $R_b = 1 \text{ Mbps}$ ；输入数据速率 $f_s = 8R_b$ ；载波信号频率 $f_c = 2 \text{ MHz}$ ；输出数据位宽为 16 位。

运行结果如图 7 所示，将调制好的数据输入到科斯塔斯环中，可以看到环路经过了一段时间的调整，相位偏移最终趋于稳定。

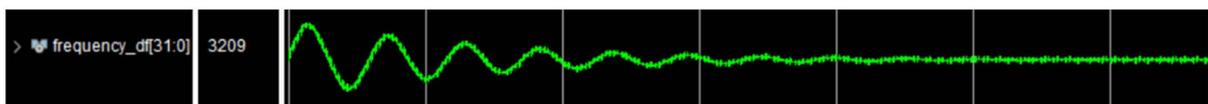


Figure 7. Costas ring locking process

图 7. Costas 环锁定过程

5. 结论

本文主要研究和分析了 DQPSK 调制解调，设计了调制解调的方案，分析对比了多种载波恢复算法后，选择了最适合 DQPSK 的 Costas 环法，并在传统 Costas 环上进行改进，通过 Vivado 软件进行开发和仿真，在 FPGA 上实现了该算法。该方案降低了算法整体的复杂度，节约了硬件资源，且有较好的环路性能，具有良好的应用场景。

基金项目

中央高校基金号 2021NYYXS106。

参考文献

[1] 毕彦峰. 基于软件无线电的数据传输系统设计与实现[D]: [硕士学位论文]. 太原: 中北大学, 2021.

- <https://doi.org/10.27470/d.cnki.ghbge.2021.000295>
- [2] 王晨. 基于软件无线电的 DQPSK 调制解调算法研究与实现[D]: [硕士学位论文]. 上海: 上海师范大学, 2019.
- [3] 徐良. 基于 DQPSK 的无线数传系统 FPGA 实现[D]: [硕士学位论文]. 南京: 东南大学, 2019.
<https://doi.org/10.27014/d.cnki.gdnau.2019.002377>
- [4] 马劲松. QPSK 信号调制解调系统设计与 FPGA 实现[J]. 中国无线电, 2017(8): 44-46+50.
- [5] 冯雪峰, 禹永植. DQPSK 调制解调系统的 FPGA 实现[J]. 南京师范大学学报(工程技术版), 2021, 21(2): 34-39.
- [6] 居治毅. 基于 AD9361 的 QPSK 无线收发系统设计[D]: [硕士学位论文]. 哈尔滨: 哈尔滨工程大学, 2020.
<https://doi.org/10.27060/d.cnki.ghbcu.2020.000512>
- [7] 白启明. 多制式数字调制信号解调中同步算法研究与实现[D]: [硕士学位论文]. 西安: 西安电子科技大学, 2021.
<https://doi.org/10.27389/d.cnki.gxadu.2021.000718>
- [8] 李维. 数字通信盲解调系统中同步技术研究与实现[D]: [硕士学位论文]. 绵阳: 西南科技大学, 2020.
<https://doi.org/10.27415/d.cnki.gxngc.2020.000147>
- [9] 胡穆垚. 高阶 QAM 信号解调定时同步与盲均衡技术研究及实现[D]: [硕士学位论文]. 成都: 电子科技大学, 2022. <https://doi.org/10.27005/d.cnki.gdzku.2022.001311>
- [10] Zhao, D.Z., Cui, L.L. and Chu, F.L. (2022) Scaling Demodulation-Based Mode Decomposition for Analyzing Nonstationary Signal with Close-Spaced and Intersecting Frequency Trajectories. *Measurement*, **203**, Article ID: 112007. <https://doi.org/10.1016/j.measurement.2022.112007>
- [11] 张智瑶. 基于载波同步的调制信号载波频率测量[D]: [硕士学位论文]. 成都: 电子科技大学, 2022.
<https://doi.org/10.27005/d.cnki.gdzku.2022.004610>
- [12] Li, Y.Y., Shi, X.S., Zhan, J. and Wang, Y.Q. (2022) A Carrier Synchronization Lock Detector Based on Weighted Detection Statistics for APSK Signals. *Electronics*, **12**, Article 119. <https://doi.org/10.3390/electronics12010119>