

# 基于FPGA的小型家用安防监控系统设计

洪 滨, 蔡昌新\*

长江大学电子信息与电气工程学院, 湖北 荆州

收稿日期: 2023年10月22日; 录用日期: 2023年11月23日; 发布日期: 2023年11月30日

## 摘 要

针对持续高发的入室盗窃案件, 在帧间差分法的基础上设计了一种基于FPGA的小型家用安防监控系统, 系统通过CMOS摄像头采集视频, 采用FPGA平台外接DDR3高速大容量缓存, 实现了视频图像的采集、存储、目标检测和显示。实验测试结果表明, 该系统能够快速准确地检测出运动目标, 稳定性高, 实时性好。

## 关键词

帧间差分法, 实时目标检测, FPGA

# Design of Small Household Security Monitoring System Based on FPGA

Bin Hong, Changxin Cai\*

School of Electronic Information and Electrical Engineering, Yangtze University, Jingzhou Hubei

Received: Oct. 22<sup>nd</sup>, 2023; accepted: Nov. 23<sup>rd</sup>, 2023; published: Nov. 30<sup>th</sup>, 2023

## Abstract

A small home security monitoring system based on FPGA is designed on the basis of inter-frame difference method. The system collects video by CMOS camera and uses DDR3 high-speed and large-capacity cache on FPGA platform to realize the acquisition, storage, target detection and display of video images. The experimental results show that the system can detect moving targets quickly and accurately, with high stability and good real-time performance.

## Keywords

Inter-Frame Difference Method, Real-Time Target Recognition and Tracking, FPGA

\*通讯作者。

Copyright © 2023 by author(s) and Hans Publishers Inc.

This work is licensed under the Creative Commons Attribution International License (CC BY 4.0).

<http://creativecommons.org/licenses/by/4.0/>



Open Access

## 1. 引言

新时期, 随着城市化进程的加快, 城市快速扩张, 人群居住更为聚集, 形成了越来越多的人口稠密地区, 带来了大量的人、财、物集中流通, 同时民众间明显的贫富差距也使各类侵财性案件持续高发, 给人民群众带来了巨大损失。特别是入室盗窃案件, 犯罪分子为了个人利益往往会不计后果, 铤而走险, 极易转化为入室抢劫甚至入室强奸、杀人等恶性案件, 导致人们对个人安全的需求日益增强。由于人工方式检索进行视频排查效率低下, 并且几乎不可能实现实时有效监控, 因此本文设计了一种基于 FPGA 的小型安防监控系统来满足家用场景的安防需求。图 1 展示了被监控拍下的两起入室盗窃行为。



Figure 1. Scene of burglary

图 1. 入室盗窃现场画面

运动目标检测是智能安防视频监控中非常重要的一环, 其主要目的是从一个场景或者视频中定位出目标的位置或者跟踪其运动轨迹, 能及时对潜在的危險做出预警。当前主流的目标检测系统平台有 CPU 处理器、GPU 处理器、AI 智能芯片以及 FPGA、DSP 等。其中 CPU 处理数据时采用的是串行处理机制, 因此实时检测处理性能较低; GPU 处理器以及 AI 芯片主要依赖于构建复杂且庞大的深度学习框架来实现目标检测, 处理性能好, 响应速度快, 缺点是系统功耗大、成本不菲; DSP 处理器具有强大的运算速度, 可实现目标检测算法中的矩阵乘法和卷积运算, 但其指令是顺序执行的, 且硬件结构固定, 灵活性较差。基于此基础, 可利用 FPGA 处理效率高、功耗能耗低、内部资源丰富等优点设计一种针对于小型家用安防监控系统[1] [2] [3], 来实现对无人场所的安防功能。同时 FPGA 拥有并行处理方式和多级流水线处理机制, 可以极大地提高安防系统的实时检测性能。

目前, 运动目标检测算法主要有帧间差分法、背景差分法、卡尔曼滤波法和光流法。背景差分法的思想是用当前图像帧和背景帧作差, 与阈值进行比较分割目标[4] [5], 缺点是背景图像不允许存在运动目标, 且不能实时更新以适应环境的变化; 卡尔曼滤波法利用上一帧的观测值对下一帧运动物体的位置进行预测, 且涉及除法运算, 对于毫无规律可言的非线性运动进行预测时, 其精度表现差强人意[6]; 光流法主要分析视频中物体在相邻帧中的位移, 计算得出光流场并通过光流场的变化来检测运动目标, 算法复杂度高, 由于变化的光线会被错误地识别为光流, 因此该方法对光线敏感, 易受光照强度变化、噪声和背景扰动等因素的干扰[7] [8] [9]; 帧间差分法直接对相邻的两帧或多帧图像进行差分, 因此稳定性较好, 即使在外部环境变化剧烈的情况下, 仍能取得很好的效果, 通过选取合适的阈值对差分后的图像二值化, 从而检测出运动物体[10], 运算简单易于 FPGA 实现。

## 2. 算法思想

帧间差分法检测运动目标主要依赖于对相邻两帧图像进行差分, 如果连续两帧图像之间产生明显的变化, 那就证明视频中出现了运动目标时。因为视频中有运动目标的存在, 所以将两帧图像对应相减, 结果取绝对值, 得到灰度差分图像, 与设定阈值进行比较, 来确定图像序列中是否有运动目标。式(1)计算得到运动目标产生的像素灰度差的绝对值, 再通过式(2)将差分图像像素值与设定的阈值进行比较, 分割确定运动目标位置。

$$d(x, y) = |g_k(x, y) - g_{k-1}(x, y)| \tag{1}$$

$$f(x, y) = \begin{cases} 1, & d(x, y) \geq T \\ 0, & d(x, y) < T \end{cases} \tag{2}$$

其中,  $g_k(x, y)$ 、 $g_{k-1}(x, y)$ 为相邻两帧灰度图像,  $d(x, y)$ 为灰度差分图像,  $f(x, y)$ 为帧间差分二值图像, 1代表运动区域, 0代表背景区域。T为阈值, 若T选取得过大, 则检测的目标可能出现较大的空洞甚至漏检; 若T选取得过小, 则将出现大量噪声。在此基础上, 设计了图2所示的帧间差分实时检测算法[1][2]。

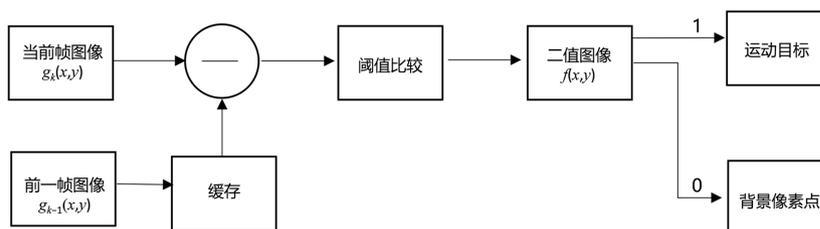


Figure 2. Basic flow of inter-frame differential detection

图2. 帧间差分检测基本流程

## 3. 系统总体设计

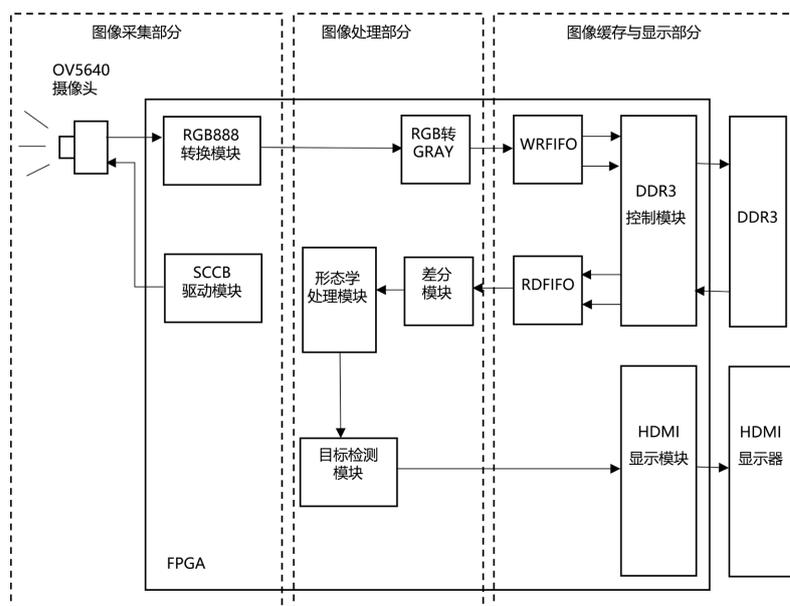


Figure 3. Moving target detection FPGA implementation block diagram

图3. 运动目标检测 FPGA 实现框图

整个系统由 OV5640 图像采集模块、DDR3 缓存控制模块、图像处理模块、HDMI 显示模块 4 部分组成。整体可以划分为图像采集部分, 图像处理部分, 图像缓存与显示部分。系统框架如图 3 所示。

### 3.1. OV5642 图像采集模块

OV5642 摄像头模组采用 2 片图像传感器 OV5640 组装而成, 拥有 500W 级像素。工作时由时钟控制感光阵列将图像信号转换成模拟信号, 再经过 A/D 转换器转换成数字信号, 通过寄存器配置输出格式为 RGB565 的图像数据。摄像头内部使用 IIC 总线驱动两线式 SCCB 接口, 通过 SCCB 协议对 OV5640 摄像头进行寄存器地址的配置, 并控制初始化的开始与结束。在初始化配置完毕后, 摄像头在像素时钟的驱动下, 开始采集图像数据, 输出场同步信号 VSYNC、行同步信号 HREF, 在二者同时有效时, 将 8 位图像数据进行采集并进行图像位宽拼接成 16 位 RGB 图像再传输到其他模块进行处理。

### 3.2. DDR3 缓存控制模块

在 OV5642 采集图像数据之后, 需要存储数据进行差分运算, 而 FPGA 内部存储空间有限, 因此需要将数据存储到外部单元 DDR3 中[11]。为满足图像数据的缓存需求, 采用外挂四块 H5TQ2G63FFR 芯片作为 DDR3, 存储总容量大小为 4 GB, 并且时钟周期为 100 MHz, 与摄像头的时钟周期不同, 因此需进行 FIFO 缓存设计, 对其进行优化。

在低速处理高速数据流时, 可以使用乒乓操作[12], 如图 4 所示, 将 DDR3 的物理存储区分为 bank0、bank1, 由于 DDR3 读写两侧时钟域并不相同, 就需要使用两个异步 FIFO 来处理的图像数据, wr\_ff、rd\_ff 控制两个 bank 的读与写, rd\_end、wr\_end 表示某一个 bank 的读或写操作完成的信号。

当 wr\_ff 到来时, 将第一帧图像数据写入到 bank0 中, 并拉高 wr\_end 信号, 此时下一帧数据就会被写入到 bank1 中。当 bank1 写入数据的时候, 异步 rd\_ff 控制 bank0 开始读出第一帧图像数据, 读与写操作同时进行, 就能处理好高速数据流。在读完 bank0 中的数据后, 拉高 rd\_end 信号, 再切换到 bank1 读取新的一帧数据。bank0 和 bank1 在两个异步 FIFO 的控制下不断进行读与写的切换, 这样就实现了前一帧数据从 DDR3 读出时, 可以刚好传输到帧差处理单元与当前帧数据作差分处理。

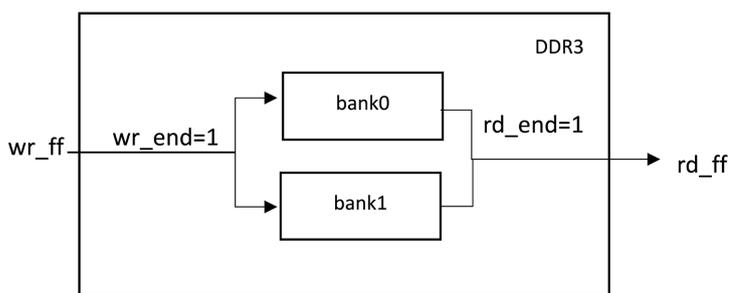


Figure 4. Ping-pong operation diagram  
图 4. 乒乓操作示意图

### 3.3. 图像处理模块

摄像头输出视频图像, 送入灰度转换模块, 进行灰度转换后分输出到帧差运算模块和 DDR3 缓存模块。帧差运算模块运用帧间差分算法思想, 对摄像头输入的当前帧图像与 DDR3 中保存下来的前一帧图像进行差分运算。这样得到的差分图像与规定的阈值比较, 大于阈值为运动目标, 小于阈值为背景区域。腐蚀模块选用的是  $[111, 111, 111]^T$  的矩阵运算单元, 使用此运算单元对差分二值图像进行形态学滤波处理[13], 滤除小于结构单元的图像细节, 使图像能更加平滑。目标检测模块是图像处理部分中最后一环,

采用帧间差分理论, 根据提前设定好的阈值大小在帧图像中识别运动目标, 或者判断标记物体是不是另一个运动目标。不同运动目标位置关系分别有 3 种, 为外离、相交、内含。在两个标记目标之间的距离大于或接近阈值, 即外离与相交时, 判定为同一个运动目标; 而对于内含, 两个目标距离小于阈值, 可能就是同一个目标正在运动, 判定为同一个运动目标。图 5 为整体工作流程。

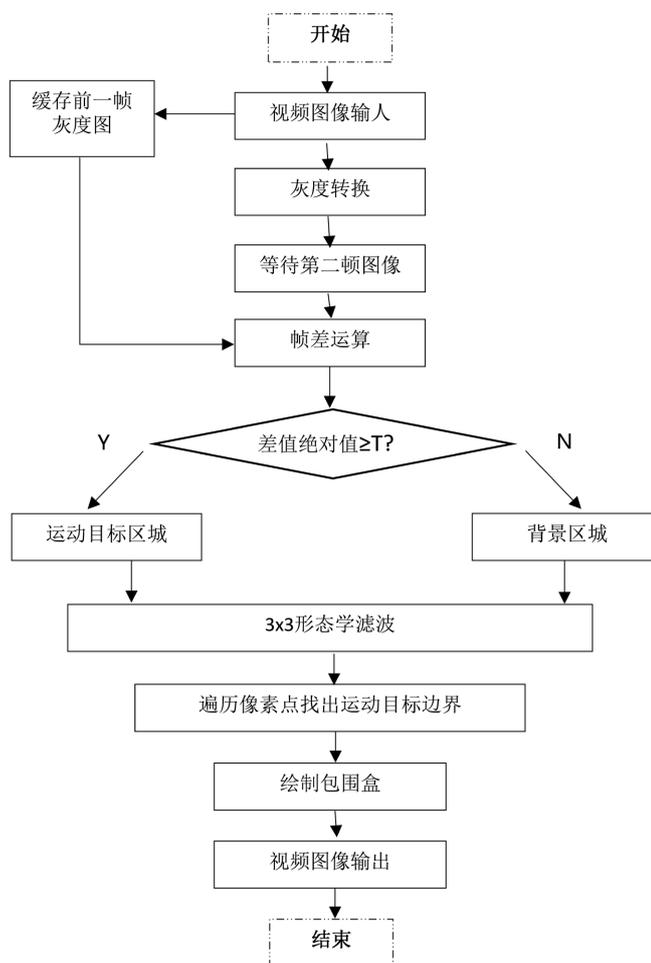


Figure 5. Implementation flow of object detection algorithm  
图 5. 目标检测算法实现流程

### 3.4. HDMI 显示模块

由于本系统不需要传输声音信号, 且 HDMI 向下兼容 DVI, 因此显示模块使用 rgb2dvi 模块连接到 HDMI 连接器, 代替 HDMI 编码芯片完成显示工作, 模块完成 24 位 RGB 编码并输出 TMDS 差分信号。

在 HDMI 视频数据传输过程中, 将 24 位的 RGB888 格式的图像, 在编码和并串转换后, 以 TMDS 数据输出至 HDMI。rgb2dvi 分为 HDMI\_Encoder 和 HDMI\_Serializer 两个子模块, 前者用来实现 8 位/2 位到 10 位的编码转换, 后者用来实现这 10 位数据进行并串转换, 最后通过 OBUFDS 转化成 TMDS 差分信号传输。

## 4. 实验结果

本文验证平台采用以 Xilinx 公司的 XC7Z020-2CLG400I 芯片为核心, 400 个引脚的 FBGA 封装的

ZYNQ7020 处理板卡。该板卡集成了两个 ARM Cortex™-A9 处理器, 拥有 85,000 个逻辑单元, 253 个最大用户 I/O 等硬件资源。系统通过摄像头采集到的视频分辨率为 640 × 480, 帧率为 60 fps。

表 1 是整个系统 RTL 设计在布局布线后的资源占用率统计, 整体占用率低, 满足系统设计时小型化的需求。

Table 1. FPGA resource usage statistics

表 1. FPGA 资源占用率统计

| 资源类型   | 使用量/个  | 资源总量/个  | 占用率/% |
|--------|--------|---------|-------|
| LUT    | 14,038 | 53,200  | 26.39 |
| LUTRAM | 1892   | 17,400  | 10.87 |
| FF     | 20,141 | 106,400 | 18.93 |
| BRAM   | 13     | 140     | 9.29  |
| IO     | 23     | 125     | 18.40 |
| BUFG   | 2      | 32      | 6.25  |
| MMCM   | 1      | 4       | 25.00 |

表 2 对比了 CPU 处理器和本检测系统的单次目标检测平均耗时。在处理连续 200 帧图像时, 本系统单次目标检测时间平均约为 26.428 ms, 仅为 CPU 处理器的十二分之一, 能够满足设计时对高速实时性能的要求。

Table 2. Comparison of detection efficiency of different platforms

表 2. 不同平台检测效率比较

| 检测平台                  | 检测次数 | 检测平均时间/ms |
|-----------------------|------|-----------|
| Intel i5 处理器 VS2022   | 200  | 313.861   |
| ZYNQ7020 Vivado2018.3 | 200  | 26.428    |

在实验室进行实际测试, 将分割阈值设定为 20。图 6 中可以看到玩偶被检测出来, 系统准确检测到目标在区域内运动时的实时位置。



Figure 6. Moving target detection results

图 6. 运动目标检测结果

## 5. 结论

本文设计的基于 FPGA 的小型家用安防监控系统, 利用 FPGA 能够并行处理的优势, 融合帧间差分法、基于距离阈值的目标分割算法, 结合 CMOS 图像传感器、外部存储器和显示器, 实现了运动目标的实时检测。整个系统设计体积小、功耗低、实时检测效率高, 满足小型家用的需求。但本算法仍存在一定的缺陷, 需要根据实际情况合理设定判定阈值, 若目标过大或运动目标运动缓慢, 则会出现检测不准确的情况, 这些问题在以后的研究中需要进一步完善。

## 参考文献

- [1] 刘汝卿, 李锋, 蒋衍, 等. 基于 FPGA 的运动目标实时检测系统设计[J]. 计算机测量与控制, 2022, 30(4): 56-59.
- [2] 陈俊超, 张俊豪, 刘诗佳, 等. 基于背景建模与帧间差分的目标检测改进算法[J]. 计算机工程, 2011, 37(S1): 171-173.
- [3] 屈晶晶, 辛云宏. 连续帧间差分与背景差分相融合的运动目标检测方法[J]. 光子学报, 2014, 43(7): 219-226.
- [4] Zhang, R. and Jian, D. (2012) Object Tracking and Detecting Based on Adaptive Background Subtraction. *Procedia Engineering*, **29**, 1351-1355. <https://doi.org/10.1016/j.proeng.2012.01.139>
- [5] Mohamed, S.S., Tahir, N.M. and Adnan, R. (2010) Background Modelling and Background Subtraction Performance for Object Detection. *2010 6th International Colloquium on Signal Processing & Its Applications*, Malacca, 1-6. <https://doi.org/10.1109/CSPA.2010.5545291>
- [6] 彭丁聪. 卡尔曼滤波的基本原理及应用[J]. 软件导刊, 2009, 8(11): 32-34.
- [7] 胡以静, 李政访, 胡跃明. 基于光流的运动分析理论及应用[J]. 计算机测量与控制, 2007, 15(2): 219-221.
- [8] 张能. 基于 FPGA 的运动目标跟踪系统设计与实现[D]: [硕士学位论文]. 上海: 东华大学, 2014.
- [9] 杨叶梅. 基于改进光流法的运动目标检测[J]. 计算机与数字工程, 2011, 39(9): 108-111.
- [10] 陈鑫元, 李筠, 杨海马, 等. 自适应阈值图像二值化及形态学处理的 FPGA 实现[J]. 电子测量技术, 2016, 39(7): 67-71.
- [11] 赵谦, 刘婷婷, 邓豹. FPGA-DDR3 电路设计与测试验证[J]. 航空计算技术, 2019, 49(6): 96-99+103.
- [12] Aqueel, S. and Khare, K. (2011) Design and FPGA Implementation of DDR3 SDRAM Controller for High Performance. *International Journal of Computer Science & Information Technology*, **3**, 101-110. <https://doi.org/10.5121/ijcsit.2011.3408>
- [13] 柳国普, 张桂林, 张宁, 等. 基于 FPGA 的灰度形态学滤波器实现[J]. 微型机与应用, 2004, 23(5): 22-23, 37.