

一种基于大功率DPL负载的DC/DC变换器的设计

马 凝, 杨炳德, 段 凯

中国电子科技集团公司第二十七研究所光电系统部, 河南 郑州

收稿日期: 2025年11月27日; 录用日期: 2026年2月25日; 发布日期: 2026年3月13日

摘 要

为了满足大功率DPL激光器对驱动电压和脉冲大电流的需求, 文章设计了一种DC/DC变换器, 采用Buck + Half-Bridge级联拓扑。为了承担大容量容性负载, 在电路次级利用隔离驱动器设计了防倒灌电路, 可以消除电路重复启动时引起的电流倒灌的隐患, 该电路简单可靠, 易于集成, 有利于电路的模块化、小型化设计。文章针对变换器的关键参数进行设计与试验验证, 并对试验结果进行了分析。

关键词

二极管泵浦固体激光器, DC/DC变换器, 防倒灌

The Design of a DC/DC Converter Based on High-Power DPL Load

Ning Ma, Bingde Yang, Kai Duan

Optoelectronic Systems Department, CETC27, Zhengzhou Henan

Received: November 27, 2025; accepted: February 25, 2026; published: March 13, 2026

Abstract

To meet the requirements of high-power DPL lasers for driving voltage and pulsed high current, this paper designs a DC/DC converter using a Buck + Half-Bridge cascaded topology. To accommodate high-capacity capacitive loads, an anti-backflow circuit is designed using an isolated driver in the secondary stage of the circuit, which eliminates the potential risk of current backflow caused by repeated circuit startup. This circuit is simple, reliable, and easy to integrate, facilitating modular and compact circuit design. This paper focuses on the design and experimental verification of key parameters of the converter, and analyzes the experimental results.

Keywords

Diode-Pumped Solid-State Laser, DC/DC Converter, Flow Backward

Copyright © 2026 by author(s) and Hans Publishers Inc.

This work is licensed under the Creative Commons Attribution International License (CC BY 4.0).

<http://creativecommons.org/licenses/by/4.0/>



Open Access

1. 引言

二极管泵浦固体激光器(DPL)采用激光二极管作为泵浦光源[1],体积小,寿命长,转换效率高。在实际工程应用中,对DPL输出功率有较高的要求,通常将多个激光二极管组成激光二极管阵列。这类应用对供电也有更高的要求。在这类应用中,对脉冲驱动电流和电流稳定度要求更高,需要更大容量的储能电容来提供脉冲大电流。系统原理框图如图1所示。对于DC/DC变换器来说,由于大容量容性负载的存在,若发生短时间内重复启动,大容量的容性负载将产生电流倒灌,对变换器造成损伤,甚至烧毁,影响系统的可靠性和稳定性。

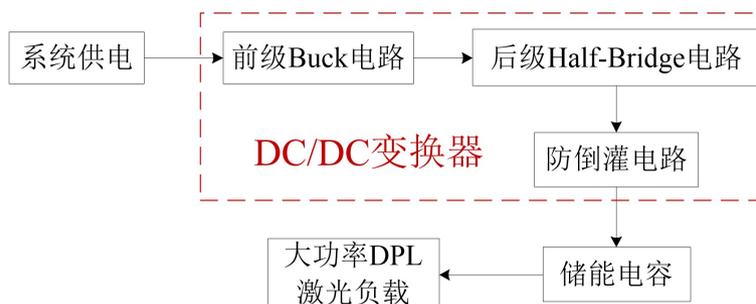


Figure 1. Overall system principle block diagram

图 1. 系统总体原理框图

2. 高压大功率 DC/DC 变换器总体设计

作为系统二次供电的DC/DC变换器,需要满足小型化、效率高、输出稳定、能承受大容量容性负载的特点。

基于实际工程应用需求,本文设计了一款高压大功率DC/DC变换器。本变换器使用Buck + Half-Bridge级联拓扑,由于激光器大功率恒流源中的大容量储能电容的存在,多次重复启动具有电容向DC/DC变换器放电,输出电流倒灌的隐患,因此在变换器次级设计了防倒灌电路。

根据以上使用需求,本设计的设计目标如表1所示。

Table 1. Design objectives

表 1. 设计目标

测试项目	测试条件	合格判据
输出电流		0~3.1 A
输入电压	I_o 范围内	155~425 V
输出电压	I_o 范围内	(48% ± 2%) V

续表

电压调整率	V_{in+} 范围内	$\leq 0.3\%$ (常温), $\leq 0.5\%$ (高低温)
输出纹波	20 MHz 带宽	≤ 210 mV (常温, 峰-峰值)
容性负载	I_o 范围内	$\leq 10,000$ μ F
效率	$V_{in+} = 270$ V, $I_o = 3.1$ A	$\geq 85\%$
尺寸		≤ 61.67 mm \times 39.50 mm \times 13.33 mm (1/4 砖)

(除另有说明外, $T_c = 25^\circ\text{C}$, $V_{in+} = (270 \pm 1.2)$ V, $I_o = I_{OMAX}$)

由于系统供电电压高、输出相对不稳定,因此本 DC/DC 变换器拟使用 Buck + Half-Bridge 级联拓扑。基本电路由前级 Buck 电路、后级 Half-Bridge 电路及防倒灌电路三部分组成,如图 2 所示。

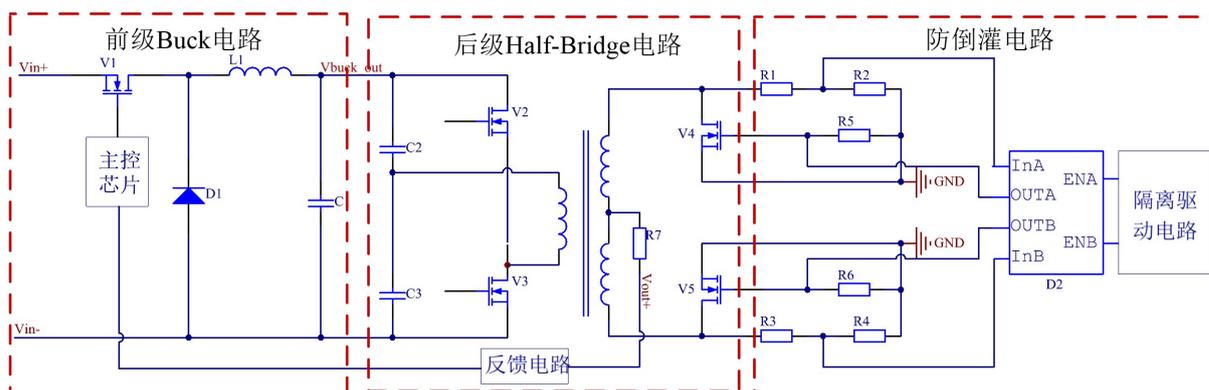


Figure 2. Basic schematic diagram of DC/DC converter

图 2. DC/DC 变换器基本原理图

2.1. 前级 Buck 电路设计

前级 Buck 电路由功率开关管 V1、续流二极管 D1、储能电感 L1 及输出电容 C1 组成。Buck 内部损耗小,转换效率高,可以将较高的系统供电电压转换为较为稳定的母线电压 V_{buck_out} 。主控芯片生成 PWM 波来控制输出母线电压。根据 Buck 电路的特性,有:

$$V_{buck_out} = D \cdot V_{in+}$$

其中 D 为 PWM 波的占空比。

在本设计中,前级 Buck 电路设计频率为 $f_{buck} = 380$ KHz,输出母线电压 V_{buck_out} 设计为 112 V,最大占空比 $D_{MAX} = 75\%$ 。

2.1.1. 主控芯片设计

本设计中,前级 Buck 电路主控芯片使用北京新雷能公司的 LN8802 型 PWM 控制器[2]。该控制器是一款高性能 PWM 控制器,工作频率最高可支持 2 MHz,具有快速的输出开关特性与极低的信号传输延时。此外,还集成了软启动、频率同步、欠压保护、限流保护、短路/过流保护等功能。

2.1.2. 功率开关管设计

由表 1,本设计中前级 Buck 电路最大输入电压 V_{out+} 为 425 V,最大输出电流 I_{OMAX} 为 3.1 A,由 1.2.1 章节可知,后级 Half-Bridge 电路次初级匝数比 $n = 6:7$,由 Half-Bridge 电路特性可得,

$$I_{buck_out} = I_{OMAX} \times n$$

其中, $I_{\text{buck_out}}$ 为前级 Buck 电路输出电流。计算可得 $I_{\text{buck_out}} \approx 2.66 \text{ A}$ 。

因此在本设计中, 前级 Buck 电路选择耐压 650 V 的 MOSFET 作为功率开关管, 该 MOS 管的主要参数如表 2 所示:

Table 2. Main parameters of the power switch tube in the front-stage Buck circuit

表 2. 前级 Buck 电路功率开关管主要参数

V_{DS}	$R_{\text{DS(ON)}}$	I_{D}	C_{OSS}	t_{r}	Q_{g}
650 V	240 m Ω	15 A	32 pF	7 ns	31 nC

2.1.3. 储能电感设计

为了降低开关损耗, 本电路设计主要工作在非连续工作模式[3]。由 Buck 电路的特性可知, 当电感阶梯斜坡电流的阶梯降为 0 时出现不连续状态。由于直流电流为斜坡重点值, 如图 3 所示, 则不连续状态在最小电流 $I_{\text{buck_out}} = 0.5 \Delta I$ 时开始。

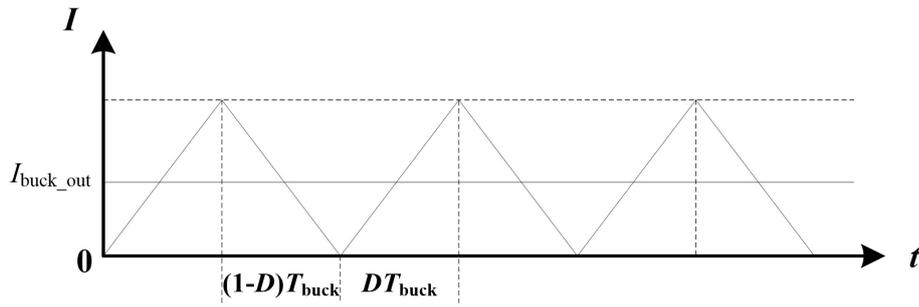


Figure 3. Inductive current at critical continuous state

图 3. 临界连续状态时电感电流

续流二极管 D1 导通时的电压以 0.5 V 来计算, 则储能电感的感量 L 储能电感的感量 L_0 为:

$$L_0 = \frac{(V_{\text{buck_out}} + 0.5) \cdot (1-D)T_{\text{buck}}}{\Delta I}$$

$$T_{\text{buck}} = \frac{1}{f_{\text{buck}}}$$

计算得 $L_0 \approx 13.959 \mu\text{H}$, 实际取 $L_0 = 16 \mu\text{H}$ 。

2.2. 后级 Half-Bridge 电路设计

后级 Half-Bridge 电路对母线电压 $V_{\text{buck_out}}$ 进行降压, 并实现输入和输出的隔离。由于前级 Buck 电路可以输出稳定的母线电压 $V_{\text{buck_out}}$, 因此后级 Half-Bridge 电路无需传统 Half-Bridge 电路中的输出电感。为了降低损耗, 提高转换效率, Half-Bridge 电路次级使用同步整流技术。为了输出稳定的二次供电电压, 通过反馈电路将输出电压 $V_{\text{out+}}$ 反馈给主控芯片, 主控芯片通过调节 PWM 波的占空比调整母线电压 $V_{\text{buck_out}}$, 实现闭环稳压。

2.2.1. 变压器设计

为了提高功率密度, 节省空间, 本设计采用多层印制板变压器, 将变压器绕组直接绕在印制板中。

本设计中, 变换器工作频率(双边) f 为 315 KHz, 磁芯选用 T/ECI18B9, DRM95 材质。

根据 Half-Bridge 电路结构特点, 两个功率开关管 V2、V3 不可同时导通, 因此 Half-Bridge 电路控制

信号的占空比 D' 必须小于 50%。则 Half-Bridge 电路变压器原边匝数 N_p 为:

$$N_p = \frac{V_{\text{buck_out}} \cdot T}{2 \cdot A_e \cdot B_m}$$

$$T = \frac{1}{f}$$

其中 A_e 为磁芯有效面积, 本设计中 $A_e = 0.3 \text{ cm}^2$; B_m 为变压器最大允许磁密幅度, 本设计中, $B_m = 2700 \text{ G}$ 。

计算得 $N_p = 5.487$, 本设计中取 $N_p = 7$ 。

根据表 1 中对输出电压的设计目标及本设计中后级 Half-Bridge 电路的结构特点, 本设计中变压器次、初级匝数比 n 为:

$$n = \frac{2 \cdot V_{\text{out+}}}{V_{\text{buck_out}}}$$

计算可得 $n = 0.857$, 本设计中选择 $n = 6:7$ 。

则变压器实际最大磁密度 B 为:

$$B = \frac{V_{\text{buck_out}} \cdot 50\% \cdot T}{2 \cdot A_e \cdot N_p}$$

计算得 $B = 0.212 \text{ T}$, 满足磁芯不饱和条件。

最终平面变压器的绕制方式为: 初级 2 层并绕 2 圈, 线宽 1.65 mm, 串联 2 层并绕 3 圈, 线宽 0.89 mm, 串联 2 层并绕 2 圈, 线宽 1.65 mm, 共 7 圈, 铜厚 3 盎司; 次级 4 层各绕 3 圈, 线宽 0.89 mm, 共 12 圈, 铜厚 3 盎司, 匝数比 7:6:6。

2.2.2. 功率开关管及次级整流管的设计

由 2.1 章节可知, 本设计中前级 Buck 电路输出电压 $V_{\text{buck_out}}$ 为 112 V, 由前述 Half-Bridge 电路变压器次、初级匝数比的设计, 则次级整流管的电压应力 V_{hf} 为:

$$V_{\text{hf}} = n \cdot V_{\text{buck_out}}$$

计算可得 $V_{\text{hf}} = 96 \text{ V}$ 。考虑降额设计, 本设计中后级 Half-Bridge 电路原、副边 MOSFET 均选用耐压为 150 V 的 MOSFET。

该 MOSFET 的主要参数如表 3 所示:

Table 3. Main parameters of power switch transistors and secondary rectifier diodes in the rear-stage Half-Bridge circuit
表 3. 后级 Half-Bridge 电路功率开关管及次级整流管主要参数

V_{DS}	R_{ds}	Q_{g}
150 V	20 mΩ	31 nC

2.3. 防倒灌电路设计

由于本设计中有大容量容性负载的使用需求, 若在变换器输出端 $V_{\text{out+}}$ 和输出地之间接大容量储能电容, 正常工作一段时间后电路关断, 此时由于电容两端电压不能突变, 储能电容两端仍有电压。若短时

间内电路重新工作，容性负载将会对变换器放电，发生输出电流倒灌，甚至可能导致变换器损坏[4]。

为了提高本设计变换器可靠性，降低产品损坏风险，设计了防倒灌电路。

由图 2 可知，防倒灌电路由采样电阻、驱动器 D2 以及隔离驱动电路组成。

其中驱动器 D2 选择 TI 公司的 UCC27523 [5]，该器件为双通道高速驱动器，该器件的输入输出逻辑表如下表 4 所示。

Table 4. Input/Output logic table of driver D2

表 4. 驱动器 D2 输入输出逻辑表

ENA	ENB	INA	INB	OUTA	OUTB
H	H	L	L	H	H
H	H	L	H	H	L
H	H	H	L	L	H
H	H	H	H	L	L
L	L	Any	Any	L	L

由于 Half-Bridge 电路次级变压器同名端和异名端连接的电路完全对称，在此只详述一路防倒灌电路设计原理。

当变换器输出端 V_{out+} 与输出地之间串联一个大容量储能电容时，工作一段时间后，电容将被充满电，电容两端电压等于输出电压。此时若电路关断，由于电容两端电压不能突变，电阻 R1、R2 通过变压器次级绕组分压并将该高电平输出给驱动器 D2 的 InA 端。

由表 4 可知，当 InA 为高电平时，无论 ENA 输入为何种电平，OUTA 端均输出低电平。此时即使短时间内重启变换器，由于次级整流管 V4 的栅极保持低电平，V4 不导通，Half-Bridge 电路次级整流管不工作，可有效避免输出电流发生倒灌。

3. 电路损耗计算

3.1 变压器损耗计算

对于原边绕组，记原边绕组线圈并绕的层数分别为 $N_{1_1}, N_{1_2}, N_{1_3}$ ，原边绕组宽度分别为 $W_{1_1}, W_{1_2}, W_{1_3}$ ，则由 1.2.1 可知，原边绕组层数 $N_1 = N_{1_1} = N_{1_2} = N_{1_3} = 2$ ，原边绕组宽度 W_1 为：

$$W_1 = \begin{bmatrix} W_{1_1} \\ W_{1_2} \\ W_{1_3} \end{bmatrix} = \begin{bmatrix} 1.65 \\ 0.89 \\ 1.65 \end{bmatrix} \text{mm}$$

由于初级均为 3 盎司，原边绕组厚度 $h_1 = 3 \times 0.035 = 0.105 \text{ mm}$

记原边绕组有效截面积分别为 $A_{w1_1}, A_{w1_2}, A_{w1_3}$ ，则有：

$$\begin{bmatrix} A_{w1_1} \\ A_{w1_2} \\ A_{w1_3} \end{bmatrix} = N_1 \cdot h_1 \cdot W_1 = \begin{bmatrix} 0.3465 \\ 0.1869 \\ 0.3465 \end{bmatrix} \text{mm}^2$$

记原边绕组并绕 2 圈的直径分别为 $d_{1_1}=8.99\text{mm}$ 、 $d_{1_2}=12.49 \text{ mm}$ ，并绕 3 圈的直径分别为 $d_{2_1}=8.61 \text{ mm}$ 、 $d_{2_2}=10.93 \text{ mm}$ 、 $d_{2_3}=13.25 \text{ mm}$ ，并绕 2 圈的直径分别 $d_{3_1}=8.99 \text{ mm}$ 、 $d_{3_2}=12.49 \text{ mm}$ 原边绕组长度分别为 $l_{w1_1}, l_{w1_2}, l_{w1_3}$ ，则：

$$\begin{bmatrix} l_{w1_1} \\ l_{w1_2} \\ l_{w1_3} \end{bmatrix} = \begin{bmatrix} N_{1_1} \cdot \pi \cdot (d_{1_1} + d_{1_2}) \\ N_{1_2} \cdot \pi \cdot (d_{2_1} + d_{2_2} + d_{2_3}) \\ N_{1_3} \cdot \pi \cdot (d_{3_1} + d_{3_2}) \end{bmatrix} = \begin{bmatrix} 134.963 \\ 206.026 \\ 134.963 \end{bmatrix} \text{ mm}$$

铜的电阻率为(20℃): $\rho = 1.7 \times 10^{-8} \Omega \cdot \text{m}$

铜的温度系数为 $C_{\text{oeff}} = 0.00385$ 。

算得 $t = 100^\circ\text{C}$ 时铜的电阻率为:

$$\rho_{100} = \rho \cdot [(t - 20) \cdot C_{\text{oeff}} + 1] = 2.22 \times 10^{-8} \Omega \cdot \text{m}$$

算得原边绕组的电阻为:

$$R_{w1} = \rho_{100} \cdot \left(\frac{l_{w1_1}}{A_{w1_1}} + \frac{l_{w1_2}}{A_{w1_2}} + \frac{l_{w1_3}}{A_{w1_3}} \right) = 42 \text{ m}\Omega$$

变换器效率估算为 85%，则原边电流脉冲等效为平顶脉冲后的峰值为:

$$I_{\text{ptf}} = \frac{P_o}{0.85 \cdot V_{\text{BUCK_OUT}} \cdot D'} = \frac{1.17 \cdot P_o}{V_{\text{BUCK_OUT}} \cdot D'} \approx 3.134 \text{ A}$$

原边绕组电流的有效值为:

$$I_{\text{rms}} = I_{\text{ptf}} \cdot \sqrt{D'} = 2.216 \text{ A}$$

记原边绕组电流密度分别为 J_{1_1} , J_{1_2} , J_{1_3} , 则有:

$$J_1 = \begin{bmatrix} J_{1_1} \\ J_{1_2} \\ J_{1_3} \end{bmatrix} = \begin{bmatrix} \frac{I_{\text{rms}}}{A_{w1_1}} \\ \frac{I_{\text{rms}}}{A_{w1_2}} \\ \frac{I_{\text{rms}}}{A_{w1_3}} \end{bmatrix} = \begin{bmatrix} 6.395 \\ 11.857 \\ 6.395 \end{bmatrix} \text{ A/mm}^2$$

则原边损耗为:

$$L_{\text{oss-w1}} = I_{\text{rms}}^2 \cdot R_{w1} = 0.206 \text{ W}$$

记副边绕组的宽度为 W_2 , 厚度为 h_2 , 则 $W_2 = 0.89 \text{ mm}$, $h_2 = 3 \times 0.035 \text{ mm} = 0.105 \text{ mm}$, 则副边绕组有效截面积为:

$$A_{w2} = W_2 \cdot h_2 = 0.093 \text{ mm}^2$$

由 1.2.1 可知, 变压器副边 4 层各绕 3 圈, 每层绕法类似, 记直径分别为 D_1 , D_2 , D_3 , 则 $D_1 = 8.26 \text{ mm}$, $D_2 = 10.58 \text{ mm}$, $D_3 = 12.90 \text{ mm}$ 。

则副边绕组总长度为:

$$l_{w2} = 4 \cdot \pi \cdot (D_1 + D_2 + D_3) = 398.857 \text{ mm}$$

副边绕组的电阻为:

$$R_{w2} = \rho_{100} \cdot \frac{l_{w2}}{A_{w2}} = 95 \text{ m}\Omega$$

变压器副边绕组电流有效值为:

$$I_{Srms} = \sqrt{I_O^2 \cdot \frac{D'}{2} + \left(\frac{I_O}{2}\right)^2 \cdot (1-D')} = 1.898 \text{ A}$$

则副边绕组电流密度为:

$$J_2 = \frac{I_{Srms}}{A_{w2}} = 20.409 \text{ A/mm}^2$$

副边绕组损耗为:

$$L_{\text{oss-w2}} = 2 \cdot I_{Srms}^2 \cdot R_{w2} = 0.684 \text{ W}$$

从变压器磁芯资料上可以查得其单位体积损耗为 $P_{cv} = 2.0 \times 10^3 \text{ mW/cm}^3$
ER19 磁芯的总体积为 $V_c = 7.75 \times 10^{-7} \text{ m}^3$

从而可以算出变压器的磁芯损耗为:

$$L_{\text{oss-T1-Fe}} = P_{cv} \cdot V_c = 1.55 \text{ W}$$

变压器的损耗为以上三者之和, 算得:

$$L_{\text{oss-T1}} = 2.44 \text{ W}$$

3.2. 前级 Buck 电路功率开关管损耗计算

1) 导通损耗计算

前级 Buck 电路功率开关管电流有效值为:

$$I_{P_MRMS} = I_O \cdot n \cdot \sqrt{D_{\text{MAX}}} = 2.3 \text{ A}$$

由表 2 可知, $R_{DS} = 240 \text{ m}\Omega$ 则 MOS 管的导通损耗为:

$$P_{P_MOS_ON} = I_{P_MRMS}^2 \cdot R_{DS} = 1.27 \text{ W}$$

2) 开关损耗计算

查 MOS 管手册可知, $t_r = 7 \text{ ns}$, $t_f = 11 \text{ ns}$, 则可算出当输入电压 $V_{in+} = 270 \text{ V}$ 时的开关损耗为:

$$P_{P_SW} = \frac{1}{2} \cdot 270 \text{ V} \cdot I_{\text{buck_out}} \cdot (t_r + t_f) \cdot f_{\text{buck}} = 2.46 \text{ W}$$

3) MOS 管栅极充电损耗

本设计中, MOS 管栅极驱动电压 $V_{DD} = 12 \text{ V}$, 则 MOS 管栅极充电损耗为:

$$P_G = Q_g \cdot f_{\text{buck}} \cdot V_{DD} = 0.14 \text{ W}$$

4) MOS 管漏源级寄生电容损耗

查 MOS 管手册可知, $C_{rss} = 3 \text{ pF}$, $C_{oss} = 32 \text{ pF}$, 则 MOS 管漏源寄生电容 $C_{DS} = C_{oss} - C_{rss} = 29 \text{ pF}$, 因此 MOS 管漏源级寄生电容损耗为:

$$P_{P_DS} = \frac{1}{2} \cdot (270 \text{ V})^2 \cdot C_{DS} \cdot f_{\text{buck}} = 0.4 \text{ W}$$

综上所述, 前级 Buck 电路功率开关管损耗为:

$$P_{P_MOS} = P_{P_MOS_ON} + P_{P_SW} + P_G + P_{P_DS} = 4.27 \text{ W}$$

3.3. Half-Bridge 电路开关管及整流管损耗的计算

由第三章试验结果可知 MOS 管零电压开关, 开关损耗可以忽略, 根据 1.2.2 章节中开关管的参数, 则初、次级 MOS 管导通损耗为:

$$L_{\text{oss_MOS_halfbridge}} = I_{\text{rms}}^2 \cdot R_{\text{ds}} = 0.098 \text{ W}$$

在本设计中, Half-Bridge 电路开关管及整流管驱动电压 V_{CC} 均为 12 V, 由表 3 可知 Half-Bridge 电路 MOS 管栅极电荷 $Q_{\text{g}} = 31 \text{ nC}$, 则 MOS 管充电损耗为:

$$P_{\text{SG}} = Q_{\text{g}} \cdot f \cdot V_{\text{CC}}$$

在实际设计中, Half-Bridge 电路次级整流管由两个相同的 MOS 管并联工作, 因此 Half-Bridge 电路 6 个 MOS 管总损耗为:

$$P_{\text{H_MOS}} = 6 \cdot (L_{\text{oss_MOS_halfbridge}} + P_{\text{SG}}) = 1.288 \text{ W}$$

3.4. 主控芯片损耗计算

本设计中, 主控芯片驱动电压为 12 V, 查主控芯片手册可知, 主控芯片工作电流为 16.5 mA, 则主控芯片损耗为:

$$P_{\text{UC}} = 12 \text{ V} \cdot 16.5 \text{ mA} = 0.198 \text{ W}$$

本设计中其余信号电路损耗暂估为 0.8 W, 辅助源损耗暂估为 3 W 则本设计电路总损耗估算为:

$$P_{\text{T}} = L_{\text{oss-T1}} + P_{\text{P_MOS}} + P_{\text{H_MOS}} + P_{\text{UC}} + 0.8 \text{ W} + 3 \text{ W} = 11.996 \text{ W}$$

则本设计中, 电路效率估算为:

$$\eta_{\text{T}} = \frac{P_{\text{O}}}{P_{\text{O}} + P_{\text{T}}} = 92.59\%$$

4. 试验结果及分析

基于前述分析与计算, 设计出 DC/DC 变换器如图 4 所示。

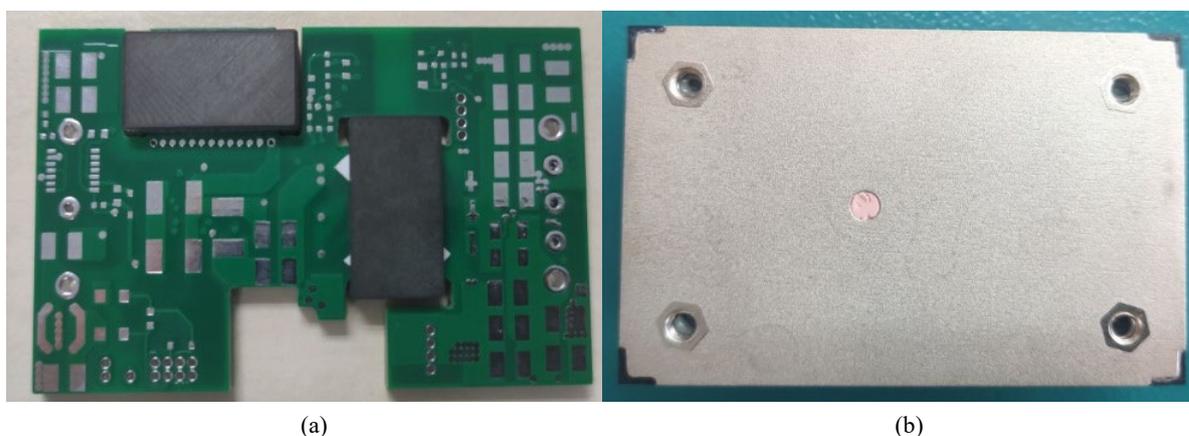


Figure 4. (a) Before assembly of the converter; (b) after the converter is packaged
图 4. (a) 变换器组装前; (b) 变换器封装后

表 5 给出了三组本设计的三温测试数据, 可以看出本设计的主要指标均能达到设计目标。

Table 5. Test results
表 5. 试验测试结果

(a) 25°C 测试数据						
输入功率 P_{in} (W)	输出电流 I_O (A)	输出电压 V_{out+} (V)	电压调整率 S_V (%)	输出纹波 V_{PP} (mV)	效率 η (%)	容性负载
166.72	3.1	47.806	0.033	150	88.89	10000
165.46	3.1	48.026	0.112	157	89.98	10000
164.00	3.1	47.798	0.027	169	90.35	10000
(b) -55°C 测试数据						
输入功率 P_{in} (W)	输出电流 I_O (A)	输出电压 V_{out+} (V)	电压调整率 S_V (%)	效率 η (%)		
168.00	3.1	48.109	0.006	88.77		
167.84	3.1	47.834	0.077	88.35		
167.62	3.1	47.913	0.052	88.61		
(c) 100°C 测试数据						
输入功率 P_{in} (W)	输出电流 I_O (A)	输出电压 V_{out+} (V)	电压调整率 S_V (%)	效率 η (%)		
168.35	3.1	48.126	0.004	88.62		
165.11	3.1	48.034	0.031	90.19		
164.30	3.1	47.757	0.019	90.11		

表 5 中测试的效率与第二章中计算的效率 92.59% 相比, 相差不大, 差距的主要原因在于实际工作中, 元器件由于损耗发热, 会影响元器件的参数, 从而进一步影响电路损耗。

电路工作时的热成像图如图 5 所示, 由图中可以看出, 电路中主要发热器件为 Buck 电路的开关管和 Half-Bridge 变压器, 与第二章的计算结果一致。

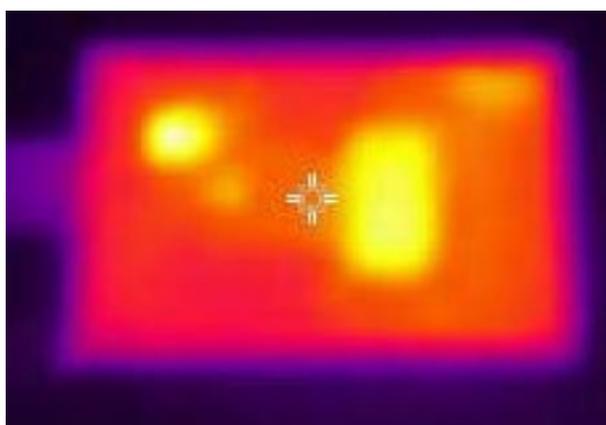


Figure 5. Circuit thermal imaging diagram
图 5. 电路热成像图

图 6 为后级 Half-Bridge 电路功率开关管 V2、V3 的栅极波形。图中可以看出两个开关管在一个周期内轮流导通, 占空比约为 43%。



Figure 6. Gate waveforms of V2 and V3

图 6. V2、V3 栅极波形

图 7 和图 8 分别为开关管 V2 的栅极和源级波形，开关管 V3 的栅极和漏级波形。图中可以看出开关管 V2、V3 可以实现零电压开通关断，实现开关管软开关工作。



Figure 7. Waveforms of V2 gate (blue) and source (green)

图 7. V2 栅极(蓝色)和源级(绿色)波形

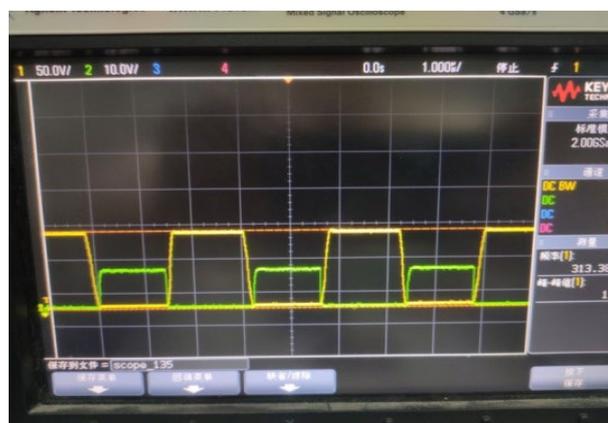


Figure 8. Waveform of V3 gate (green) and drain (yellow)

图 8. V3 栅极(绿色)和漏级(黄色)波形

将变换器输出端加 10,000 μF 的容性负载，并重复启动，变换器可正常工作。图 9 为带容性负载后重

重新启动时的输出电压波形。试验结果表明本设计可以有效地防止电路短时间重复启动时产生的电流倒灌，承担大容量储能电容。



Figure 9. Voltage waveform during repeated startup with a 10,000 μF capacitive load
图 9. 带 10,000 μF 容性负载后重复启动时电压波形

为了验证电路的动态性能，测试了输出负载从 $75\%I_O$ 跃变至 $50\%I_O$ 时电路的动态响应，测试结果如图 10 所示。从图中可以看出，当负载发生跃变时，输出电压上升幅度约为 1.7 V，恢复时间约为 $700\ \mu\text{s}$ ，试验结果表明本电路在负载发生跃变时输出电压上升幅度小于 5%，并且能够较快地恢复稳定输出，动态性能良好。

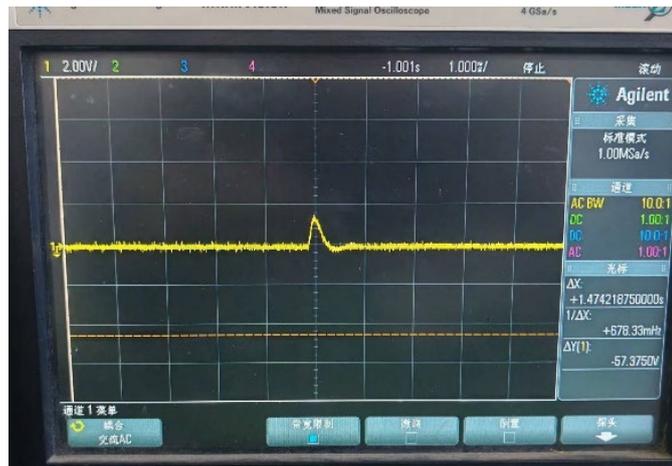


Figure 10. Dynamic response when $75\%I_O \rightarrow 50\%I_O$
图 10. $75\%I_O \rightarrow 50\%I_O$ 时的动态响应

5. 总结

本文研究了一种基于 DPL 大功率激光负载的 DC/DC 变换器，本变换器使用 Buck + Half-Bridge 级联拓扑，为了满足大容量储能电容负载的需求，还设计了防倒灌电路，可以承担 10,000 μF 的容性负载，并消除电路重复启动时引起的电流倒灌的隐患。本文针对变换器的关键参数进行设计与计算，并进行了试验验证。试验结果表明该变换器各项指标均满足设计要求，并可以承担大容量容性负载。

参考文献

- [1] 于望竹. 半导体激光器驱动电源的研制[D]: [硕士学位论文]. 哈尔滨: 哈尔滨工业大学, 2010
- [2] 北京新雷能公司. LN8802 Datasheet [Z].
- [3] 吴承龙, 胡炜, 毛军. 变频控制软开关级联拓扑 DC/DC 变换器设计[J]. 电子元器件与信息技术, 2024, 8(4): 35-40.
- [4] 中国电子科技集团公司第四十三研究所. 一种防倒灌半桥次级驱动电路[P]. 中国专利, CN202122979227.3. 2022-05-27.
- [5] TI 公司. UCC27523 Datasheet [Z/OL]. <https://www.alldatasheet.com/datasheet-pdf/pdf/444893/TI1/UCC27523.%20html>, 2025-10-20.