基于DSP的语音信号采集系统设计

李金宝、瞿 竟、周靖轩

中国兵器工业第214所, 江苏, 苏州

收稿日期: 2025年4月18日; 录用日期: 2025年5月15日; 发布日期: 2025年5月26日

摘要

针对传统语音信号采集系统抗干扰能力差、精度低、稳定性差的问题,设计了一款基于DSP处理器的语音信号采集系统。该语音信号采集系统由电源供电电路、差分放大电路、A/D转换电路、DSP处理电路、FLASH存储电路、串口扩展电路组成。采用TMS320C6713作为核心控制器,采用ADS1278作为AD转换器,对语音信号进行同步采集和实时存储。试验结果显示,该系统采集精度高、采集的音频信号信噪比高,音质清晰,声音还原度高,达到了较好的性能。

关键词

语音信号,TMS320C6713,信号采集,ADS1278

Design of DSP-Based Voice Signal Acquisition System

Jinbao Li, Jing Qu, Jingxuan Zhou

The 214th Institute of China Ordnance Industry, Suzhou Jiangsu

Received: Apr. 18th, 2025; accepted: May 15th, 2025; published: May 26th, 2025

Abstract

In order to solve the problems of poor anti-interference ability, low accuracy and poor stability of traditional speech signal acquisition system, a speech signal acquisition system based on DSP processor was designed. The voice signal acquisition system is composed of a power supply circuit, a differential amplification circuit, an A/D conversion circuit, a DSP processing circuit, a FLASH storage circuit, and a serial port expansion circuit. The TMS320C6713 is used as the core controller, and the ADS1278 is used as the AD converter to synchronously collect and store the voice signal in real time. The test results show that the system has high acquisition accuracy, high signal-to-noise ratio, clear sound quality and high sound restoration, and achieves good performance.

文章引用: 李金宝, 瞿竟, 周靖轩. 基于 DSP 的语音信号采集系统设计[J]. 传感器技术与应用, 2025, 13(3): 438-446. DOI: 10.12677/jsta.2025.133044

Keywords

Voice Signal, TMS320C6713, Signal Acquisition, ADS1278

Copyright © 2025 by author(s) and Hans Publishers Inc.

This work is licensed under the Creative Commons Attribution International License (CC BY 4.0).

http://creativecommons.org/licenses/by/4.0/



Open Access

1. 引言

语言是人类特有的功能,语音是语言的声学表现,通过语音传递信息是人类最有效和最方便的信息交换形式[1]。语音信号处理要求语音信号处理技术具有准确和快速的特点,语音信号采集技术和存储技术是语音信号处理中的关键技术[2]。当前大多数采用的语音信号采集系统结构多种多样,常见形式包括基于 ARM 的数据采集方式、基于 FPGA (Nios II/MicroBlaze)的数据采集方式和基于 MCU 的数据采集方式,采集精度比较低,且稳定度较差,因此,对于一些需要高精度采集的场合,这些系统显然不能满足应用要求[3]-[5]。

DSP 的数据处理精度可以灵活调整,更精细地表示声音的幅度和频率变化,减少量化误差,从而获得更清晰,更逼真的声音效果。本文阐述了基于 DSP 芯片 TMS320C6713 的语音信号采集系统,数据采集精度可高达 24 位,而且稳定程度高,可以进行多个通道高精度采样[5]。

2. 硬件设计

语音信号采集系统主要用于获取语音信号,麦克风将声音的机械振动转换为电信号,但输出的信号通常很微弱,使用前置放大器将其放大,同时保证信号的质量。A/D 转换器把模拟的语音信号转换为数字信号,这个过程涉及采样和量化。采样是按照一定的时间间隔获取信号样本,量化则是将样本的幅度用数字值来表示。微控制器用于控制采集过程,包括设置采样率、增益等参数,还可以对采集到的数字语音信号进行初步的简单处理,如简单的滤波或数据打包,以便后续存储或传输。采集好的语音信号数据需要使用存储设备存储起来或者传输给其他设备进行进一步处理[6]。

本语音信号采集系统由电源供电电路、差分放大电路、A/D 转换电路、DSP 处理电路、FLASH 存储电路、串口扩展电路组成,如图 1 所示。系统主要完成 8 路语音信号采集、信号调理、A/D 转换、语音信号存储、串口通信等功能。系统工作过程如下: 8 路语音信号经过差分放大进行调理后,进行 AD 转换,转换结果进入 DSP 进行处理后,经过串口扩展电路和 RS232 接口上传到上位机。下面具体介绍各部分电路的设计过程。

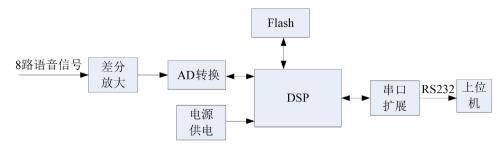


Figure 1. Hardware framework diagram of the system 图 1. 系统硬件框架图

2.1. A/D 转换电路

为实现多个通道语音信号高精度采集,关键是选用高精度 A/D 转换器,本方案选用多通道 24 位 A/D 转换器,以达到精度要求。A/D 转换器对调理后的 8 路麦克风语音信号进行 A/D 转换,得到 8 路数字语音信号,再输入 DSP 处理器进行处理。使用 8 路同步转换器 ADS1278 实现此功能。AD 转换电路原理图如图 2 所示。

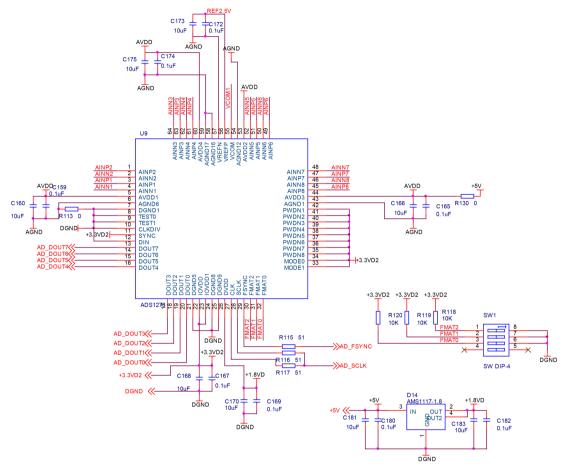


Figure 2. Schematic diagram of AD conversion circuit **图** 2. AD 转换电路原理图

ADS1278 没有内部寄存器,可通过设置 MODE 引脚来选择工作模式。ADS1278 采用串行输出,串行输出的协议有 SPI 或帧同步,FORMAT [2:0]引脚的状态决定了协议和数据输出格式。SNYC 引脚决定了 ADS1278 内部的 8 个转换器的同步状态。PWDN [8:1]输入引脚可以打开或关闭模拟信号输入通道,使 ADS1278 进入正常工作模式或省电模式。当 ADS1278 的八个通道都处于关闭状态,器件就开始进入省电状态[7]。

转换处理电路供电电压有模拟电源 $5\,\text{V}$,数字电源 $1.8\,\text{V}$,IO 口电源 $3.3\,\text{V}$ 。数字电源 $1.8\,\text{V}$ 由三端稳压器 AMS1117-1.8 输出。本电路通过 FORMAT,MODE,PWDN 三个寄存器控制位设置 ADS1278 的工作速度、工作通道和工作功耗,使 ADS1278 采用帧同步格式通过 DOUT1~DOUT8 并行输出 8 路数据,采用低速工作模式来降低电路功耗。本电路设置 TEST $[1:0]=00\,\text{b}$,使电路工作于正常模式。SYNC $=1\,\text{b}$,使所有通道进行同步转换。CLKDIV $=0\,\text{b}$,使 $F_{\text{MOD}}=F_{\text{CLK}}/8$ 。

ADS1278 与处理器之间采用帧同步并行接口,包含 CLK、SCLK、FSYNC、DOUT1~DOUT8 共 11 个数据通信线,其中 CLK 的时钟频率作为通信主时钟,取值为 FSYNC 帧同步时钟频率的 512 倍。本电路设置 CLK = SCLK (取 n= 0), FSYNC = 8 kHz,故 SCLK = 512 * FSYNC = 4.096 MHz。

2.2. DSP 处理电路

DSP 处理电路作为系统核心,用于接收 AD 转换电路的语音信号输出,然后把数据存储到内部 RAM,并可通过串口扩展电路把数据发送到上位机或其他设备。

DSP 处理电路原理图如图 3 所示。外部时钟频率为 50 MHz,选择时钟工作状态的引脚为 CLKMODE0 引脚,该引脚接高电平时,DSP 处理器选择使用外部晶振输入到 CLKIN 引脚的时钟。DSP 处理器的下载模式选择引脚由 HD3 和 HD4 决定,一般 HD3 引脚接 0 电平,HD4 引脚接 0 电平或 1 电平,接 0 电平时选择调试模式,接 1 电平时选择下载模式。数据通信线使用 16 根,分别分布于 ED0~ED15,地址通信线使用 19 根,分别分布于 EA2~EA20,可与外围设备 FLASH 和串口扩展电路通信。HD8、HD12 接 1 电平使能数据通信小端模式,使 EMIF 数据总线的数据出现在 ED 低 8 位。HD14 引脚接 0 电平使能 McASP串口通信口和器件全部输入输出管脚。

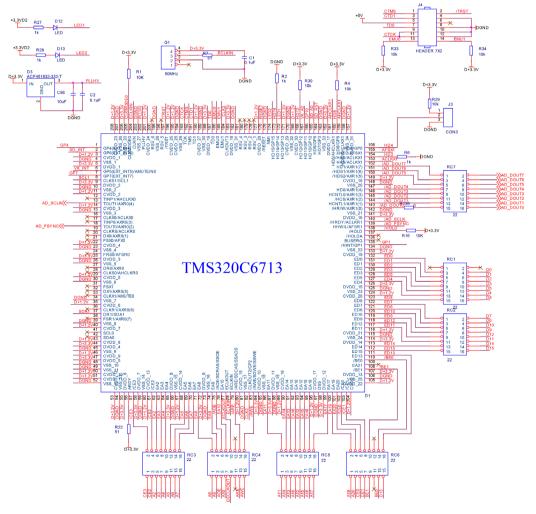


Figure 3. Schematic diagram of DSP processing circuit 图 3. DSP 处理电路原理图

2.3. FLASH 存储电路

Flash 存储用于存储系统运行程序,使系统运行程序掉电不消失。Flash 存储器有两种类型,并行 Flash 存储器和串行 Flash 存储器。串行 Flash 存储器的存储容量比较小,但体积也比较小,易于集成。并行 Flash 存储器的存储容量大,速度快。本系统使用并行 Flash。在 DSP 程序调试完毕后,要将程序固化到 FLASH 中。FLASH 芯片选用并行 Flash 存储器 M29W800DT70N6E,M29W800DT70N6E 采用 3.3 V 单电源供电,22 MHz 时钟工作频率,10 mA 工作电流,8 Mbit 的容量,16 位并行接口,可反复擦除/编程 100,000 次[8]。FLASH 存储电路原理图如图 4 所示。

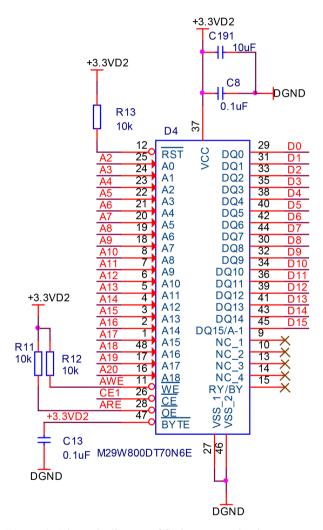


Figure 4. Schematic diagram of flash memory circuit 图 4. Flash 存储电路原理图

2.4. 串口扩展电路

为增加外接设备数量,本系统使用 WK2168 进行四通道串口扩展,串口 1 和串口 3 外接 SP3223 芯片,使用 RS232 电平,串口 1 和串口 3 无外接芯片,使用本身的 TTL 电平。WK2168 采用 QFP48 四方扁平封装,工作电压范围比较宽,为 2.5 V~5.0 V。本系统工作频率 14.7456 MHz,使用四个通道工作,通过 DSP 处理电路发送的命令字就可以选择各个工作通道。串口扩展电路原理图如图 5 所示。

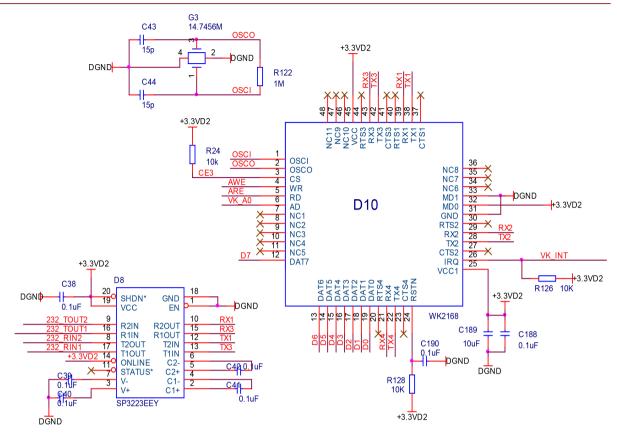


Figure 5. Schematic diagram of serial port expansion circuit 图 5. 串口扩展电路原理图

3. 软件设计

本语音信号采集系统的软件全部在 DSP 上实现,主要实现 ADS1278 控制、8 路语音信号接收、8 路语音信号存储和 8 路语音信号传输等功能。其中,8 路语音信号同时通信,且数据量巨大,因此对 8 路语音信号同时接收是主要难点和挑战。DSP 如果用软件代码实现 8 路语音数据同时接收,其软件开销是非常大的。本方案使用 DSP 自带的 MCASP (多通道音频串行端口),仅需对相关寄存器进行配置后启动端口工作,则可自动进行多通道音频数据同时收发,大大优化了 DSP 代码程序。此外,为了提高数据传输效率,采用 EDMA (直接内存访问)来进行数据的搬运。只需配置 EDMA 通道,使其能够在 McASP 和内存之间自动传输数据,减少 CPU 的干预,提高系统的整体性能。

DSP 软件代码主要功能有:

- 1) 使用 PLL 对 50 MHz 输入时钟进行倍频,产生 200 MHz 系统时钟。
- 2) 使用 MCASP1 接口与 ADS1278 通信,作为主机控制 AD 转换过程。
- 3) 使用定时器产生 AD 转换必须的帧同步时钟、位时钟。
- 4) 使用 EDMA 把 MCASP1 接收的数据传输到 RAM。
- 5) 控制 WK2168 把 RAM 中的数据通过串口传输到上位机中。

本语音信号采集系统的 DSP 软件流程图包括开始,PLL 初始化,EMIF 初始化,GPIO 初始化,串口初始化,产生帧同步时钟,MCASP1 初始化,配置 EDMA,EDMA 传输,串口传输,结束。本语音信号采集系统的 DSP 软件流程图如图 6 所示。

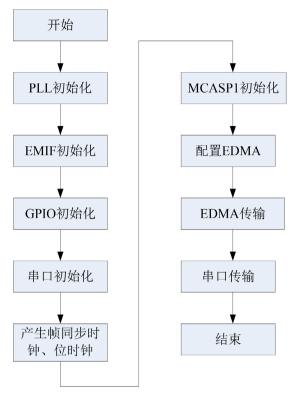


Figure 6. DSP software flow chart **图** 6. DSP 软件流程图

4. 系统采集效果测试

语音测试系统可进行语音信号采集系统的性能测试。音频信号通过计算机声卡模拟产生,利用麦克 风把音频信号传输至本系统,本系统再将采集到的音频信号回传给计算机。

标准测试音频信号是行业广泛使用的用于测试音频采集系统的信号,具有精确已知的特性,可以准确评估音频采集系统的各项性能指标,确保测试结果的准确性和可靠性。本语音测试系统采用专业音频处理软件 Cool Edit Pro 产生一个双音的标准测试音频信号,该标准测试音频信号包括一个低音和一个高音,低音频率设置为 777 Hz,高音频率设置为 1663 Hz,进行 FFT 变换后的频谱特性如图 7 所示,低音谱线在 777 Hz 频率处,高音谱线在 1663 Hz 频率处,低音谱线和高音谱线幅度基本一致,大约为-12 dB,噪底比较均匀,大约为-110 dB,信号的信噪比比较高,约为 98 dB。

对本系统进行评估和测试时,使用专业音频处理软件 Cool Edit Pro 播放低音频率 777 Hz,高音频率 1663 Hz 的标准测试音频信号,利用本语音测试系统的计算机声卡产生模拟音频信号,通过音频线传输至本系统,由本系统对标准测试音频信号进行采集和存储。采集到的音频信号通过 RS232 串口数据线上传到计算机内。再次使用 Cool Edit Pro 对采集得到的数据同样进行 FFT 变换,可以看到采集得到的音频数据的频谱特性。如图 8 所示。

图中可见,采集得到的音频数据的频谱噪底比较均匀,幅度为-105 dB 左右,信号的信噪比比较高,为 93 dB 左右;在 777 Hz 和 1663 Hz 处同样可以看到两根谱线,谱线位置没有变化,两个谱线幅度基本一致,大约为-12 dB,与输入的双音音频信号基本相同。

对输入本系统的标准音频信号频谱图与经过本系统采集和处理后输出的音频信号频谱图进行对比, 可以发现,本系统声音采集还原度高,信噪比高,性能较好。

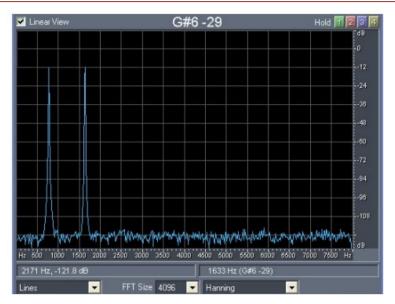


Figure 7. Spectrogram of the standard test audio signal used in this system **图** 7. 本系统使用的标准测试音频信号频谱图

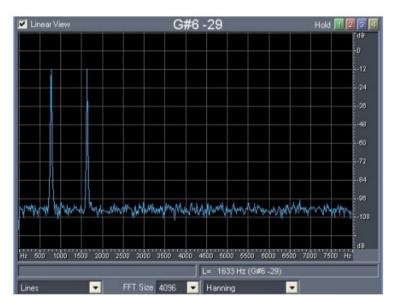


Figure 8. Spectrogram of the signal acquired by the system **图 8.** 本系统采集到的信号频谱图

5. 结论

基于 TMS320C6713 和 ADS1278 的语音信号采集系统利用 DSP 芯片强大的数字信号处理能力,采用内部 McASP 和 EDMA 技术,对 8 路语音信号进行同步采集和实时解码,高效实现语音信号的各项处理。 DSP 处理器能够在语音信号产生的同时进行处理,不会因为处理延迟而影响通信效果。与普通的数据采集系统相比,该系统信噪比高,音质清晰,声音还原度高,具有较强的实用性。

参考文献

[1] 黄争. 数据转换器应用手册——基础知识篇[M]. 北京: 电子工业出版社, 2010.

- [2] 朱明君, 朱俊, 李伦等. 基于 DSP 的 1553B 总线通讯检测仪的设计[J]. 现代电子技术, 2006, 29(7): 74-76.
- [3] 史瑶, 周军, 于晓洲, 等. 基于 1553B 总线的无人机数字平台设计[J]. 测控技术, 2009(4): 68-71.
- [4] 梁孟享, 胡聪, 盘书宝. 基于 FPGA 的高性能信号源模块设计[J]. 国外电子测量技术, 2012, 31(4): 64-67.
- [5] 张雄伟. DSP 芯片的原理与开发应用[M]. 第2版. 北京: 电子工业出版社, 2000.
- [6] 钱如竹. 用运算放大器构成压控恒流源的研究[J]. 电测与仪表, 2002, 39(4): 31-33.
- [7] 郭继昌, 李香萍, 张宏涛. 基于单片机控制的恒流源的设计[J]. 电子测量与仪器学报, 2000, 14(4): 59-63.
- [8] 彭飞,杨傲雷. 基于 STM32 的多惯性测量单元数据采集系统设计[J]. 仪表技术, 2016(7): 92-94.