

一种提高动态范围的CMOS图像传感器设计技术

曾 夕¹, 皮常明^{1,2}, 何学红¹

¹上海集成电路研发中心有限公司, 上海

²复旦大学集成电路与微纳电子创新学院, 上海

收稿日期: 2025年8月13日; 录用日期: 2025年9月9日; 发布日期: 2025年9月16日

摘 要

本文提出了一种基于分段曝光提高动态范围的CMOS图像传感器设计技术, 研究了这种高动态范围技术的增强动态范围成像机理, 并针对5T像素结构设计了实现高动态范围的电路系统, 基于HLMC 55 nm工艺完成了高动态范围的CMOS图像传感器芯片设计。在测试平台上完成了此高动态范围芯片的平台测试, 感光范围扩展了12.57倍即动态范围增强了21.99 dB, 验证了CMOS图像传感器的增强动态范围的效果。

关键词

CMOS图像传感器, 高动态范围, 全局曝光

A High Dynamic Range Technology for CMOS Image Sensor

Xi Zeng¹, Changming Pi^{1,2}, Xuehong He¹

¹Shanghai Integrated Circuit Research & Development Center, Shanghai

²College of Integrated Circuits and Micro-Nano Electronics, Fudan University, Shanghai

Received: Aug. 13th, 2025; accepted: Sep. 9th, 2025; published: Sep. 16th, 2025

Abstract

This paper has proposed a new technology to enhance the dynamic range of the CIS (CMOS image sensor) based on the method of segmented exposure. Besides the principle of the dynamic range enhancement and the circuit system based on 5T pixel has been introduced. A chip including the HDR (high dynamic range) design has been taped out and tested based on the HLMC 55 nm technology. It has been demonstrated that the sensitivity range has been expanded 12.57 times, which means that

文章引用: 曾夕, 皮常明, 何学红. 一种提高动态范围的 CMOS 图像传感器设计技术[J]. 传感器技术与应用, 2025, 13(5): 791-799. DOI: 10.12677/jsta.2025.135077

the dynamic range has been improved 21.99 dB.

Keywords

CMOS Image Sensor, High Dynamic Range, Global Shutter

Copyright © 2025 by author(s) and Hans Publishers Inc.

This work is licensed under the Creative Commons Attribution International License (CC BY 4.0).

<http://creativecommons.org/licenses/by/4.0/>



Open Access

1. 引言

1.1. 研究背景

随着集成电路的发展, CMOS 集成电路的工艺和设计技术越来越成熟, 芯片尺寸日益减小, 成本不断降低, CMOS 集成电路产品成了工业生产和日常生活中不可或缺的一部分。而图像传感器作为摄像头的重要组成部分, 在安防监控、机器视觉、车载消费等领域发挥重要作用, 尤其是图像传感器作为机器的图像采集窗口, 为人工智能的应用提供了重要的图像数据来源。而在图像传感器中, CMOS 图像传感器由于集成度高、功耗低等优势, 在图像传感器中应用尤其广泛。

图像传感器的图像质量由很多因素决定, 但动态范围是衡量图像可分辨信号范围的重要指标, 直觉决定了图像不同信号大小的成像细节。当动态范围较小的图像传感器拍摄明暗差异较大的图像时, 如果为了拍摄小信号图像, 需要设置较长的曝光时间, 这样会导致图像中的大信号图像饱和和从而失去大信号细节; 反之, 如果为了拍摄大信号图像, 则需要使用较小的曝光时间, 这样会导致图像中的小信号无法分辨。这就意味着如果为了在一帧图像内得到较高的图像质量必须提高图像传感器的动态范围, 保证在满足小信号信息捕捉的同时不会导致大信号饱和。图像传感器的动态范围受到像素结构、读出电路性能等多方面的限制, 使得在拍摄图像明暗差异较大时无法呈现完整的图像细节。

1.2. 相关工作

现有的提高动态范围的 CMOS 图像传感器技术主要包括以下几种: 第一种是通过多帧图像整合得到高动态图像[1]-[4], 通过两帧甚至更多帧不同曝光时间和不同增益的图像进行合成, 不同帧分别得到大小信号再通过多帧算法融合得到一幅完整包含大小信号的图像实现动态范围扩展, 但这种方式会降低整体图像传感器帧率, 且会带来 SNR 的降低。第二种是一帧图像内的不同像素使用不同曝光时间和不同增益, 不同像素分别获取大信号和小信号, 最后再将不同像素的大信号和小信号进行算法融合得到完整高动态范围图像[5], 但这种方式会牺牲图像分辨率。而本文采用的是第三种动态范围扩展技术: 通过控制不同阶段的最大曝光电荷量, 在一帧图像内对像素进行多次分段曝光, 在小信号曝光不受影响的情况下, 通过将大信号的多余电荷泄放一部分, 使得最终图像的大信号也不会饱和, 从而扩展了动态范围, 这样的动态范围扩展技术能有效提高动态范围且不会损失帧率、分辨率和 SNR, 具有较好的整体综合成像效果。

2. 高动态范围 CMOS 图像传感器架构

CMOS 图像传感器的基本框架如图 1 所示, 主要包括像素阵列、行驱动电路、列读出电路、偏置电路和输出接口电路。像素感光信号通过行驱动电路逐行将像素信号读出并转化成数字信号通过接口电路输出到芯片外。

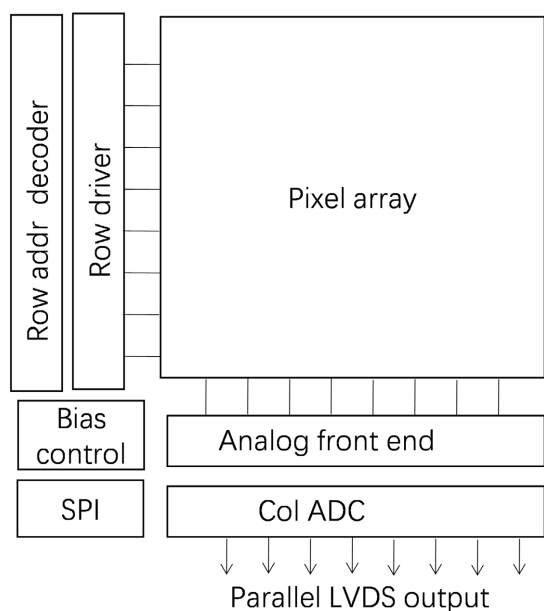


Figure 1. Basic architecture of CMOS image sensor

图 1. CMOS 图像传感器的基本架构

在 CMOS 图像传感器中曝光和读取控制通常都是通过行逻辑驱动电路控制实现。而本文基于分段曝光的高动态范围成像就是针对行方向电路进行了优化改进设计，通过控制曝光信号的时序，设置不同时间段的曝光最大满阱电荷，实现高动态范围。

本文中采用的像素结构是 5T 像素，其基本像素结构图如图 2 所示。5T 像素单元的曝光控制和像素信号的读取由 Rpd 和 TX 两个 mos 管的栅极点位决定。

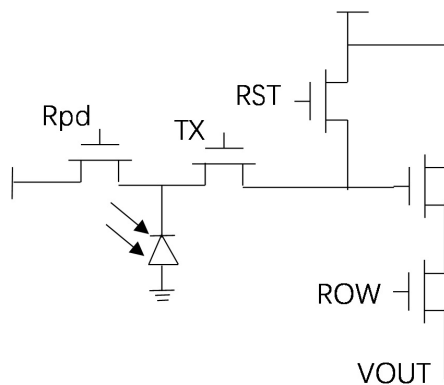


Figure 2. Basic structure of 5T pixel

图 2. 5T 像素基本结构

在 5T 像素中，像素的曝光受 Rpd 的栅极电压决定，像素能积累的最大满阱电荷由 Rpd 管的势垒决定。本文通过增加 Rpd 的电源管理模块，对 Rpd 在不同时间段的势垒进行分段控制，在分段曝光的不同阶段对饱和的大信号进行多余信号泄放，抑制信号饱和。

本文中的 5T 像素单元为全局曝光，所有的像素单元的曝光同时受 Rpd 和 TX 控制。本文 Rpd 和 TX 的控制时序如图 3 所示，其中电压值的关系为： $V1 > V2 > V3 > V4$ 。所有像素单元都进行了 3 个阶段的曝光：T1、T2 和 T3，通过 3 个阶段的曝光累积电荷，最终完成整幅图像曝光。

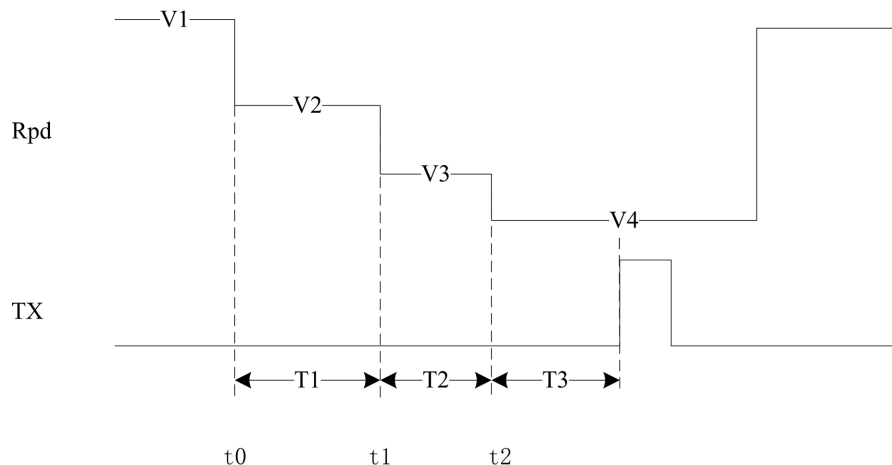


Figure 3. Basic structure of 5T pixel
图 3. 高动态范围曝光控制时序

3. 动态范围增强的 CIS 原理

3.1. 高动态范围曝光势垒变化原理

本文基于 HLMC 55 nm 工艺完成 1200 M 像素 CMOS 图像传感器芯片设计, 像素 pitch 为 $3.42\text{ }\mu\text{m} \times 3.42\text{ }\mu\text{m}$, 芯片尺寸为 $17\text{ mm} \times 15\text{ mm}$ 。数据格式为 16 通道 LVDS 串行输出, 帧率可到 60 fps。

本文所示的高动态范围 CIS 芯片中, 分段曝光不同阶段的像素势垒变化如图 4 所示。

t_0 时刻之前, Rpd 信号为高电压 V_1 , 像素处于复位状态, PD 接收的光强转化的电荷都会通过 Rpd 管传到电源, PD 处没有电荷的积累;

$t_0 \sim t_1$ 时间段内, Rpd 栅极电压为 V_2 , 像素开始第 1 段曝光, PD 处逐渐积累电荷(参见图 4(a))。不妨设 V_2 对应的 Rpd 处的势垒高度为 ϕ_1 , 由于此时 Rpd 管的势垒 ϕ_1 较低, t_1 时刻为止, PD 处能存储的最大电荷量由 ϕ_1 高度决定。信号在曝光时间 T_1 内积累的电荷较小, 电荷不存在泄露, 但大信号在 T_1 时间内会积累较多电荷, 由于 Rpd 管的势垒的钳位作用, 多余的电荷会通过 Rpd 释放到电源;

$t_1 \sim t_2$ 时间段内, Rpd 栅极电压为 V_3 。不妨设 V_3 对应的 Rpd 处的势垒高度为 ϕ_2 , 由于 $V_2 > V_3$, Rpd 处的势垒升高, 像素开始第 2 段曝光, PD 处继续积累电荷(参见图 4(b))。 t_2 时刻为止, PD 处能存储的最大电荷量由 ϕ_2 高度决定。同(2), 小信号在曝光时间 T_2 内积累的电荷较小, 电荷不存在泄露, 但大信号在 T_2 时间内会积累的多余电荷会通过 Rpd 释放到电源;

t_2 时刻后, Rpd 的栅极电压为 V_4 , 不妨设 V_4 对应的 Rpd 处的势垒高度为 ϕ_3 , 由于 $V_3 > V_4$, Rpd 处的势垒继续升高。像素开始第 3 段曝光, PD 处电荷继续积累(参见图 4(c)), 直到 TX 管打开, 电荷传输。

3.2. 高动态范围曝光电压变化情况

从电压域的角度来直观分析分段曝光的增强动态范围的原理: 大信号和小信号在分段曝光时的 PD 处的电位变化情况随曝光时间的变化示意图参见图 5, 其中 1 为小信号, 2 为大信号。

小信号在 T_1 、 T_2 内的电荷积累均不到 Rpd 管处的势垒高度, 因此小信号在 3 段时间内的曝光不受影响, 像素持续进行电荷积累, 总共的有效曝光时间为 $(T_1 + T_2 + T_3)$, 电压持续降低。

大信号在 T_1 时间段内的电荷积累达到势垒高度之后多余电荷被清除, 转化到电压域, 可以认为在 T_1 内, PD 处的电压降低到一定值之后保持不变, 而在 T_1 时间段内能达到的最低电压值 V_{P1} 受限于 Rpd 的电压值 V_2 ;

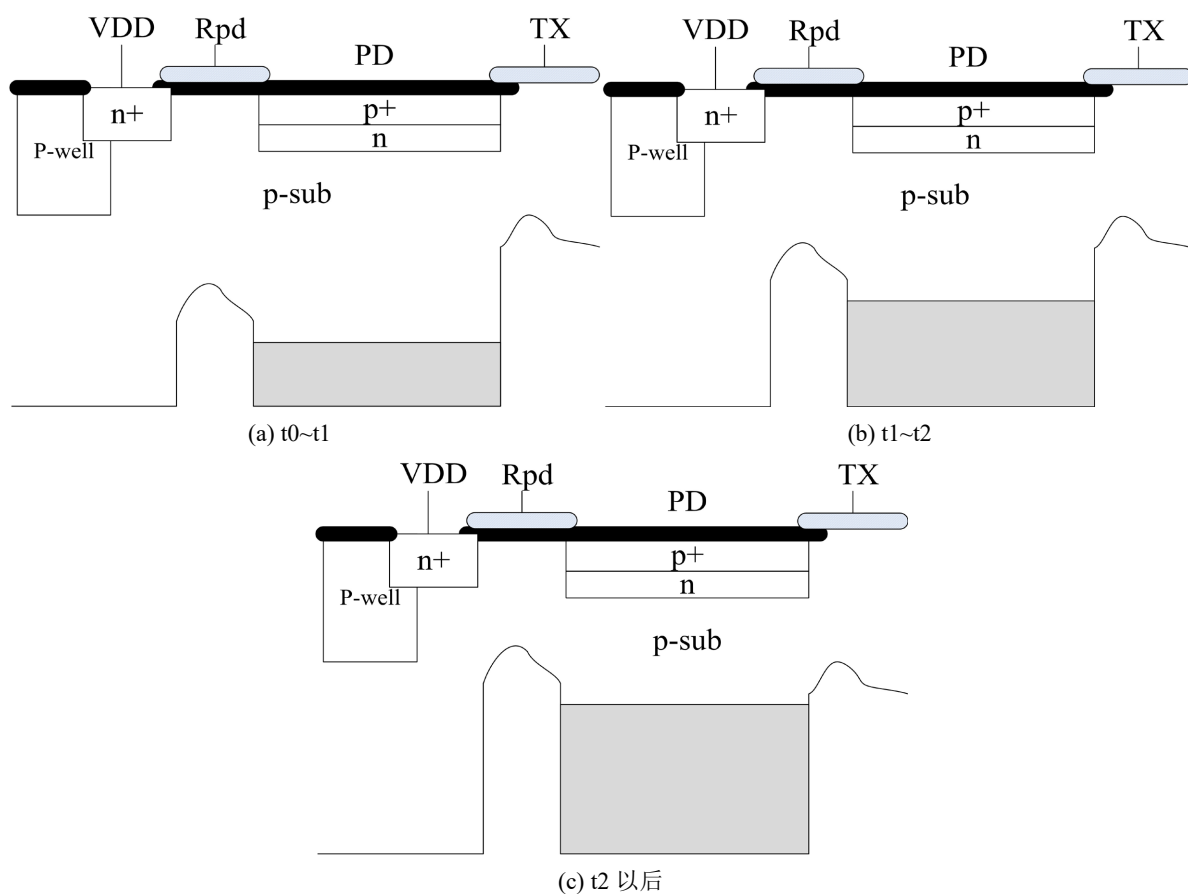


Figure 4. Schematic diagram of barrier change in segmented exposure

图 4. 分段曝光势垒变化示意图

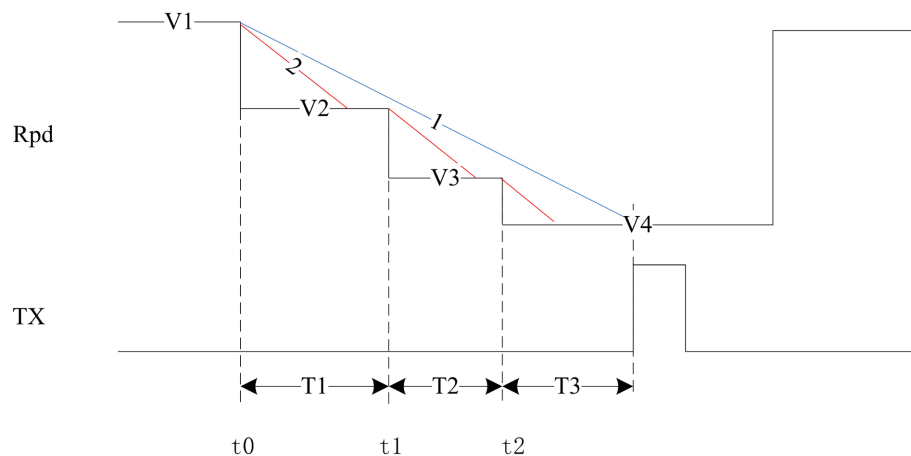


Figure 5. Schematic diagram of barrier change in segmented exposure

图 5. 分段曝光像素信号变化示意图

和 T1 时间段一样，大信号在 T2 时间段内的电荷积累达到势垒高度之后多余电荷被清除，转化到电压域，可以认为在 T2 内，PD 处的电压降低到一定值之后保持不变，而在 T2 时间段内能达到的最低电压值 V_{P2} 受限于 Rpd 的电压值 V2；

虽然大信号总共的曝光时间也是 $(T1 + T2 + T3)$ ，但其积累电荷的时间即有效曝光时间小于 $(T1 + T2)$

+ T3)。

3.3. 动态范围扩展示意图

普通 CMOS 图像传感器和高动态范围的分段曝光 CMOS 图像传感器对应的像素输出信号随曝光时间的 sensitivity 曲线如图 6 所示。其中, 横轴为曝光时间, 1 为普通 CMOS 的图像传感器的 sensitivity 曲线, 2 为 3 段分段曝光的大信号的 sensitivity 曲线, 3 为分段曝光的小信号的 sensitivity 曲线。

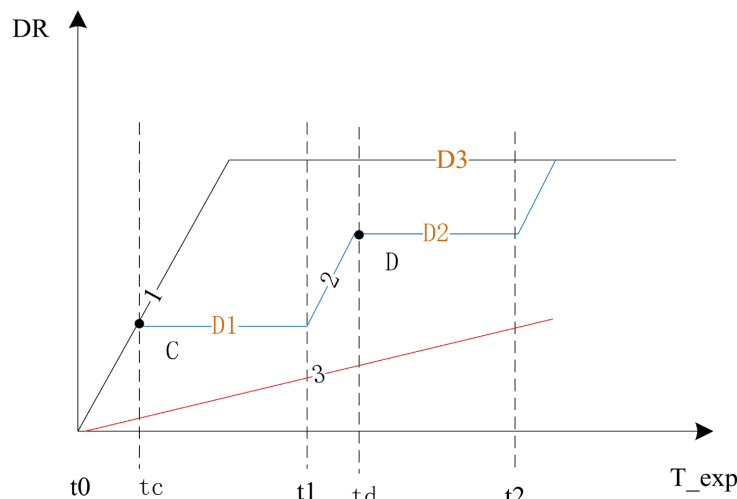


Figure 6. Schematic diagram of pixel signal change in segmented exposure

图 6. 动态范围扩展示意图

对于高动态范围的分段曝光 CMOS 图像传感器, 小信号的输出信号与曝光时间呈完全线性关系(不考虑 noise 影响), 但大信号的输出信号与曝光时间呈现分段关系。

$t_0 \sim t_c$ 时间内, 大信号的输出信号随曝光时间增大, 在 t_c 时刻, 电荷达到 ϕ_1 势垒高度, 输出信号不再增加, 保持为 D_1 , 在这段时间内大信号由于不存在信号泄放, HDR CIS 的输出信号与普通 CIS 相同;

$t_1 \sim t_d$ 时间内, 大信号的输出信号随曝光时间继续增大, 在 t_d 时刻, 电荷达到 ϕ_2 势垒高度, 输出信号不再增加, 保持为 D_2 , 且 $t_1 \sim t_d$ 时间内大信号增加的速率与 $t_0 \sim t_c$ 相同;

t_2 之后, 大信号的输出信号随曝光时间继续增大直到饱和, t_2 之后时间内大信号增加的速率与 $t_0 \sim t_c$ 、 $t_1 \sim t_d$ 相同(不考虑太阳黑子的影响);

从图 6 可以看到, 对于普通 CIS, 1 在较短的曝光时间下就会饱和, 而此时小信号的输出信号很小, 反应在图像上是小信号细节无法表现出来。如果为了获得小信号细节, 则需增大曝光时间, 但大信号都会饱和, 无法看到大信号实际图像。但本文提出的高动态范围的 CIS, 大信号饱和时间延长, 可以满足在得到小信号细节的情况下不会失去大信号的图像, 使得图像的成像范围大大提高, 增强的图像传感器的动态范围。

4. 高动态范围 CMOS 图像传感器测试结果

将图像传感器放在积分球的白光下进行测试, 采用 FPGA 完成数据采集与输出。

为了简化测试, 本文先对两段曝光进行了测试。本文先对 Rpd 不同分段电压对动态范围的影响进行了测试。测试在固定光强不同 Rpd 分段电压下输出随曝光时间变化的 sensitive 曲线结果如图 7 所示, 曝光时间以 I_{clk} 为单位, I_{clk} 为 48 MHz 时钟即 20.83 ns。其中不同曲线值对应的是 0.025 V/step, 比如“28”(十进制 40)表示 Rpd 分段电压是 1 V, 即图中是 Rpd 分段电压为 1~2.4 V 时的 10 bit 测试结果。

从图 7 中可以看到, 所有曲线在达到各自的钳位电压之前的输出信号完全相同, 但随着电压增大, 输出信号的钳位电压降低, 这是由于 Rpd 的中间电压越大, 第一段曝光时, Rpd 的势垒越低, 使得像素能够积累的满阱电荷越少。而进入第二段曝光之后, 所有曲线的输出值继续以相同的斜率增加直到饱和。

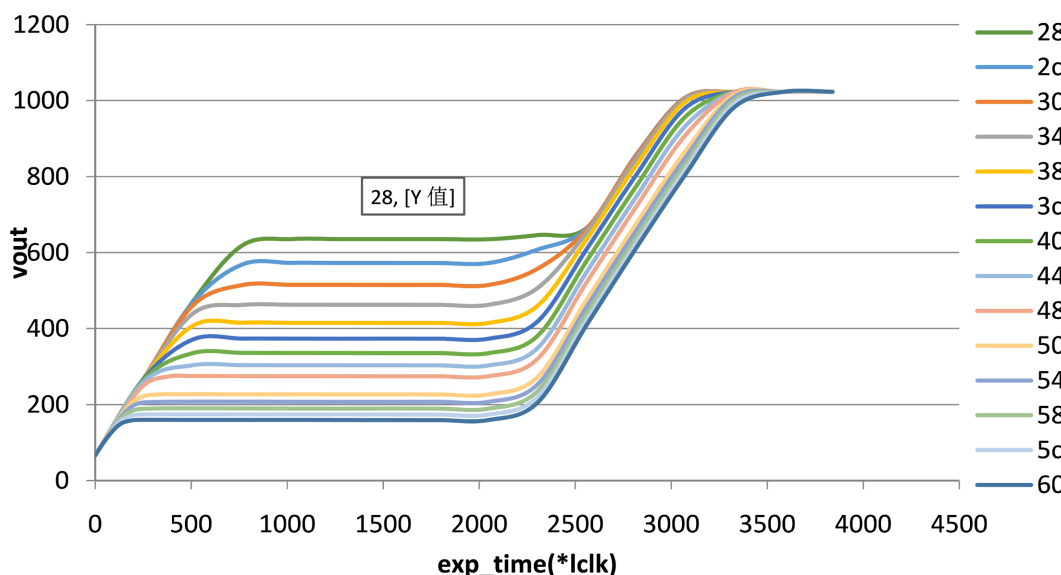


Figure 7. Relationship between exposure signal and segment voltage value

图 7. 曝光信号与分段电压值的关系

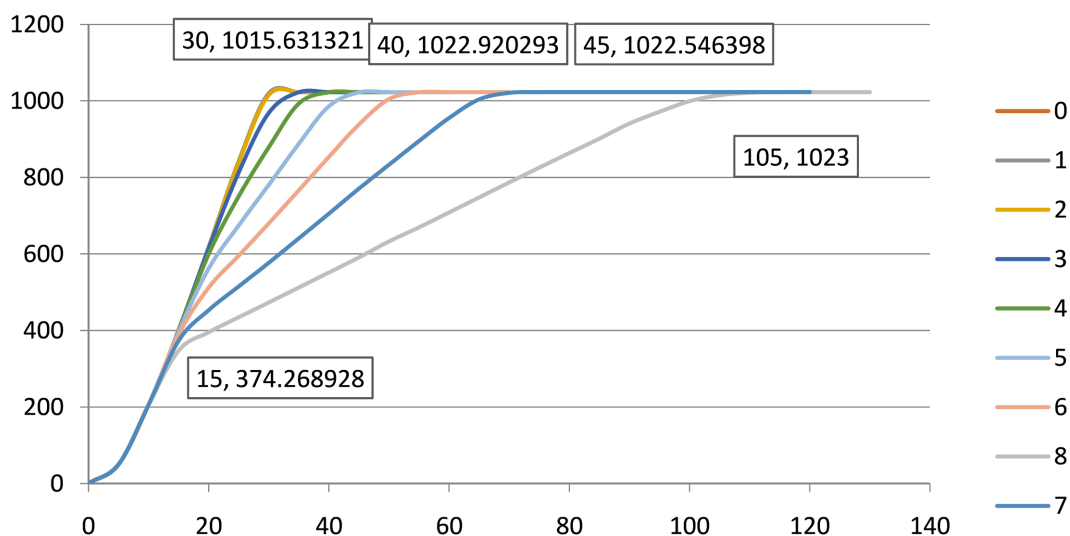


Figure 8. Relationship between exposure signal and segment voltage value

图 8. 动态范围扩展与分段曝光时间的关系

由于最终动态范围扩展的效果和分段曝光及总曝光时间的绝对值无关, 由分段曝光时间与总曝光时间的比值决定, 下面在固定总曝光时间(130 us 情况下)改变分段曝光的时间的条件下进行测试, 测试帧率为 60fps@12bit LVDS 模式。

不同分段电压下的输出随光强的 sensitive 结果如图 8 所示。从图中可以看到, 图中对应的总曝光时间为 8, 不同曲线表示分段曝光的时间占总曝光时间的比值不同。比如“0”表示没有分段曝光即是普通模式, “5”表示分段曝光的时间占总曝光时间的 5/8 即表示总曝光时间为 130 us, 分段曝光时间为 130

$us \times 5/8 = 81.25 \text{ us}$ 。其它 case 的总曝光时间都是 130 us，分段曝光的时间依次类推。

从图中可以看到，在所有曲线中，在光强小于 15 (输出值小于 374)，输出信号完全重合，可以认为在不同分段曝光情况下，光强小于 15 的小信号不受中间势垒影响，实际曝光时间就是整个曝光时间。

在光强大于 15 之后，随着分段曝光时间占总曝光时间的比值的增大，动态范围扩展的越来越多。普通 CIS (曲线“0”所示)，光强为 30 就会饱和即感光动态范围为 30；但在分段曝光达到 8/8 时，光强为 105 时才会饱和即感光动态范围为 105，感光范围扩展了 10.88 dB。

HDR 的光强的 sensitive 曲线相对于普通 sensitive 曲线会在 374 DN 处发生变化，原因是分段曝光阶段小信号曝光不受分段曝光影响，而大信号在分段曝光阶段电荷受到不同势垒高度钳位，电荷积累非连续，使得 sensitivity 曲线发生弯折，从而扩展了动态范围。而这个弯折的拐点值由分段曝光的势垒高度即分段电压值决定。

进一步，测试三段分段曝光的结果，普通模式、两段分段曝光、三段分段曝光的测试结果对比如图 9 所示。从图中可以看到，对于光强小于 15 的小信号，普通模式、两段分段曝光、三段分段曝光下的输出值完全重合；HDR 的 sensitive 在 348 DN 处发生第一次弯折，对于三段分段曝光的 sensitive 在 669.8 DN 处发生第二次弯折，第二次弯折的拐点值是第二段分段势垒决定。

普通模式光强的光强范围为 35，三段分段曝光的光强范围为 440。感光范围扩展了 12.57 即动态范围扩展了 21.99 dB。

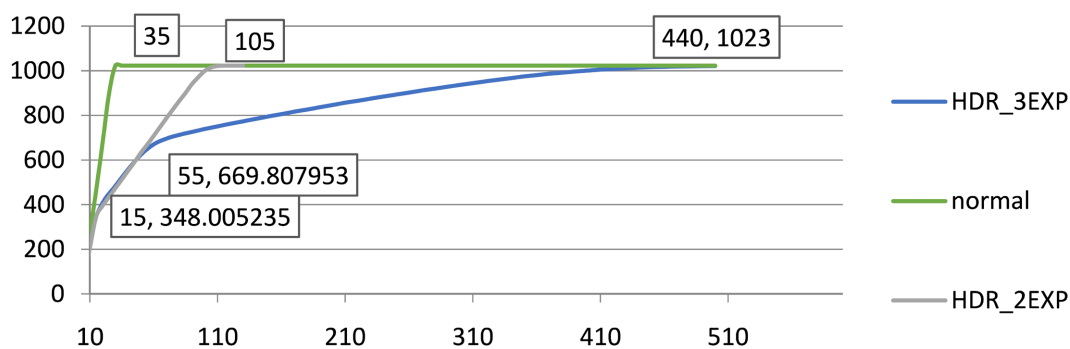


Figure 9. Relationship between dynamic range expansion and segment exposure time
图 9. 动态范围扩展结果对比

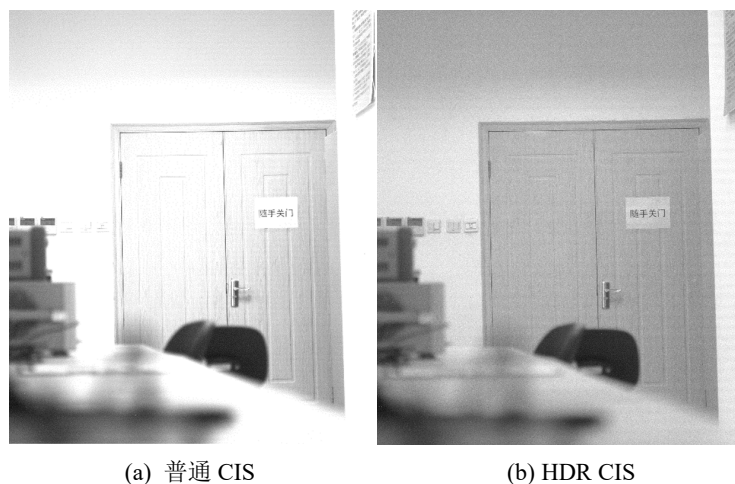


Figure 10. Comparison of dynamic range expansion results
图 10. 拍摄照片结果对比

在相同曝光总时间的情况下,用普通 CIS 和三段曝光 HDR CIS 拍摄的图像对比如图 10 所示。从图中可以看到(b)在不损失(a)中细节的情况下,将过曝的图像细节也完整呈现出来。

5. 结论

分析了 CMOS 图像传感器的基本架构,提出了一种基于分段曝光的增强动态范围的 CMOS 图像传感器设计技术,从势垒变化和电压变化两个角度全面阐述了增强动态范围的原理,设计了针对 5T 像素单元的高动态范围系统框架,基于 HLMC 55 nm CMOS 工艺完成了高动态范围的图像传感器芯片设计,在测试平台上完成了芯片测试,最终动态范围扩展了 21.99 dB,验证了高动态范围图像传感器的成像效果。

参考文献

- [1] Yadid-Pecht, O. and Fossum, E.R. (1997) Wide Intrascene Dynamic Range CMOS APS Using Dual Sampling. *IEEE Transactions on Electron Devices*, **44**, 1721-1723. <https://ieeexplore.ieee.org/document/628828>
- [2] Egawa, Y., Koike, H., Okamoto, R., *et al.* (2006) A 1/2.5 Inch 5.2Mpixel, 96dB Dynamic Range CMOS Image Sensor with Fixed Pattern Noise Free, Double Exposure Time Read-Out Operation. 2006 *IEEE Asian Solid-State Circuits Conference*, Hangzhou, 13-15 November 2006. <https://doi.org/10.1109/ASSCC.2006.357870>
- [3] Ide, N., Lee, W., Akahane, N., *et al.* (2008) A Wide DR and Linear Response CMOS Image Sensor with Three Photocurrent Integrations in Photodiodes, Lateral Overflow Capacitors, and Column Capacitors. *IEEE Journal of Solid-State Circuits*, **43**, 1577-1587. <https://doi.org/10.1109/JSSC.2008.922399>
- [4] Solhusvik, J., Yaghmai, S., Kimmels, A., *et al.* (2009) A 1280x960 3.75um Pixel CMOS Imager with Triple Exposure HDR. https://www.imagesensors.org/Past%20Workshops/2009%20Workshop/2009%20Papers/081_Solhusvik_HDR_DCG_final.pdf
- [5] Cho, S., Hong, H.S., Han, H., *et al.* (2011) Alternating Line High Dynamic Range Imaging. 2011 *17th International Conference on Digital Signal Processing (DSP)*, Corfu, 6-8 July 2011. <https://ieeexplore.ieee.org/document/6004897>