

AI赋能学科竞赛的高职IC设计实践育人模式探索

田晓华, 陈艳, 贺敬凯, 李春霞

深圳信息职业技术大学微电子学院, 广东 深圳

收稿日期: 2026年1月10日; 录用日期: 2026年2月18日; 发布日期: 2026年2月24日

摘要

本文探索AI赋能学科竞赛背景下高职集成电路(IC)设计类人才培养的创新路径。针对高职院校设计类课程薄弱、与普通本科存在差距的困境, 提出打破职教与普教壁垒, 主动参与本科学科竞赛。通过2025年嵌入式大赛FPGA赛道案例分析, 证明AI赋能高层次综合技术可显著降低设计门槛, 使高职学生在与“双一流”院校竞争中取得突破。研究构建了“AI+ 课程”深度融合体系, 从基础课程到全流程设计, 形成“竞赛引领、教学支撑、能力递进”育人模式, 为高职培养“AI+ 集成电路”复合型人才提供实践范式。

关键词

AI赋能, 学科竞赛, 高职院校, 集成电路设计

Exploring a Practical Talent Cultivation Model for IC Design in Vocational Universities: An AI-Empowered and Competition-Driven Approach

Xiaohua Tian, Yan Chen, Jingkai He, Chunxia Li

School of Microelectronics, Shenzhen University of Information Technology, Shenzhen Guangdong

Received: January 10, 2026; accepted: February 18, 2026; published: February 24, 2026

Abstract

This paper explores an innovative pathway for cultivating integrated circuit (IC) design talents in

higher vocational universities under the context of AI-empowered subject competitions. Addressing the challenges of design-oriented courses in vocational institutions and the gap with regular undergraduate programs, the research proposes breaking the barriers between vocational and general education by actively participating in undergraduate-level competitions. Through case analysis of the 2025 Embedded Competition FPGA track, it demonstrates how AI-empowered high-level synthesis technology significantly lowers design thresholds, enabling vocational college students to achieve breakthrough performance in the competition with “Double First-Class” universities. The study constructs a deep integration system of “AI + course”, spanning from foundational courses to full-process design, forming a talent cultivation model characterized by “competition-led, teaching-supported, and ability-progressive” development. This provides a practical paradigm for cultivating compound talents with both AI capabilities and professional expertise in higher vocational education.

Keywords

AI Empowerment, Subject Competitions, Higher Vocational Colleges, Integrated Circuit Design

Copyright © 2026 by author(s) and Hans Publishers Inc.

This work is licensed under the Creative Commons Attribution International License (CC BY 4.0).

<http://creativecommons.org/licenses/by/4.0/>



Open Access

1. 引言

1.1. 高职集成电路专科与本科人才培养目标的层次差异

随着我国集成电路产业的快速发展，对不同层次技术技能人才的需求呈现出差异化特征。在职业教育体系中，集成电路相关专业形成了专科与本科两个层次的人才培养体系。专科层次主要设置微电子技术、集成电路技术等专业，培养目标定位为操作型、技能型人才，侧重于半导体工艺、芯片封装与测试等具体岗位的操作技能培养[1]，而本科层次则设置集成电路工程技术专业，旨在培养具备集成电路设计、工艺开发及芯片测试应用能力，具有工匠精神和信息素养的高层次技术技能人才[2]。

从课程体系来看，高职本科的集成电路设计类核心课程包括数字集成电路设计、FPGA 应用开发等，强调系统性知识构建和复杂问题解决能力。本科教育不仅要求学生掌握扎实的专业知识，还需具备创新思维和工程实践能力。值得注意的是，高职本科集成电路工程技术专业可以与集成电路工程硕士专业形成有效衔接，构建“职教贯通”的人才培养通道，这为学生提供了持续发展的可能[3]。

1.2. 高职集成电路设计人才培养的发展挑战

当前，高职院校在集成电路人才培养方面存在明显的结构性失衡。在半导体工艺、芯片封装与测试等方向，基于产线设备的实操性强，高职院校的实验环境和课程基础较为完善。然而在设计类课程方面的挑战在于，高职院校师资力量相对薄弱，实验条件不足。目前，设计类课程多集中于硬件描述语言、FPGA 开发技术等基础层面，而行业岗位急需的复杂数字芯片集成系统等高难度设计项目在教学实践中开展较少[2]。

同时，能够深度参与校企共建设计类课程的企业数量有限，且多集中于传统制造和测试领域，导致高职本科人才在集成电路设计技能方面与普通本科“双一流”院校存在明显差距。随着人工智能技术的飞速发展，其对各行业的渗透和影响日益加深，集成电路设计领域也不例外。如何在“AI+”时代背景下，借助人工智能技术提升高职集成电路相关专业设计类技能培养成效，缩小与高水平本科院校的差距，已

成为当前职业教育改革亟需解决的重要课题[4][5]。

1.3. 高校集成电路人才培养新趋势

面对集成电路人才培养的挑战，国内外高校进行了多元化探索。“岗课赛证”综合育人模式成为职业院校培养技能型人才的有效路径，通过将岗位需求、课程教学、技能竞赛和职业资格证书有机融合，实现人才培养与产业需求的精准对接[1]。在集成电路专业领域，重庆电子科技职业大学等院校通过“校企互嵌，共育共享，协同创芯”模式，有效促进了产教融合，为区域芯片产业升级提供了人才支撑[2]。

“一生一芯”培养模式则以自主设计 MCU 芯片贯穿整个本科教学过程，通过芯片设计、制造、封测到应用的全流程项目实践，解决了高职与本科联合培养时教学内容脱节问题，显著提升了学生的创新能力和职业素养[3]。值得关注的是，人工智能技术正深刻变革集成电路设计领域。研究表明，AI 已从辅助设计环节迈向全流程参与，国际科技巨头如 Google、NVIDIA 及 EDA 厂商已率先布局 AI 驱动的 EDA 工具，我国虽具备市场和算法优势，但面临国产 EDA 工具缺乏市场化验证、高端跨学科复合型人才培养的挑战[4]。

在学科竞赛方面，全国大学生集成电路创新创业大赛和全国大学生嵌入式芯片与系统设计竞赛等教育部认定的本科 A 类学科竞赛，已成为高校集成电路人才培养的重要平台。特别是嵌入式大赛 FPGA 创新设计赛道要求参赛队伍采用 AI 结合高层次综合技术，对 C 代码算法库进行硬件加速，这一趋势为高职院校参与本科层次学科竞赛、提升人才培养质量提供了新机遇[6]。这些探索在“AI+”时代背景下，对高职本科集成电路设计人才培养具有重要的启发意义和借鉴价值。

2. AI 赋能学科竞赛：高职集成电路人才培养新路径

2.1. 职教本科参与学科竞赛：打破类型壁垒，提升培养格局

职业教育与普通高等教育的融合发展是当前教育改革的重要趋势。在集成电路领域，职业院校技能大赛与普通高校学科竞赛长期以来形成了“专科 - 本科”二元分割的格局。技能大赛侧重岗位技能训练，培养技师型人才；而学科竞赛则更多面向普通本科院校，注重创新能力和系统设计能力培养。然而，随着职教本科的兴起，这一传统格局亟需打破[7]。

集成电路设计类本科学科竞赛，如全国大学生集成电路创新创业大赛和全国大学生嵌入式芯片与系统设计竞赛，不仅是教育部认定的 A 类竞赛，更是行业头部企业深度参与的人才培养平台。这些竞赛吸引了数百所高校、数千支队伍参赛，企业通过发布赛题、提供技术平台和专家指导，不仅推广了自身产品，更培养了潜在应用人才，拓展了未来市场[6]。例如，在嵌入式大赛 FPGA 赛道，多家国产 FPGA 厂商和国际巨头 AMD 公司共同参与，为参赛队伍提供从芯片到开发工具的全方位支持。

职教本科院校参与此类学科竞赛的意义在于：打破了职业教育与普通高等教育的传统壁垒，使职教本科学生能够与普通本科院校学生同台竞技，提升自信心和职业认同感；参与高水平竞赛，促进职教本科院校能够紧跟技术发展趋势，及时调整教学内容和方法；提供了校企合作新载体，促进了产教融合深度发展[2]。在“岗课赛证、科教融汇”背景下[1]，职教本科应主动参与本科学科竞赛，构建“竞赛引领、教学支撑、能力递进”的人才培养新机制。

2.2. AI 赋能 FPGA 竞赛：重构设计流程，降低技术门槛

人工智能技术特别是生成式 AI 的迅猛发展，为集成电路设计特别是 FPGA 开发带来了革命性变革。传统的数字集成电路开发主要依赖硬件描述语言(如 Verilog)完成电路的逻辑描述，学习曲线陡峭，设计效率较低。高层次综合(HLS)技术试图通过在 C/C++等软件语言层次进行电路建模，提高硬件电路设计效

率,降低设计门槛。然而,由于缺乏业界统一的开发流程,HLS技术主要依赖FPGA厂商和EDA公司的自定义工具集,技术通用性不高,用户普及度有限[8]。

2025年嵌入式大赛FPGA创新设计赛道引入了AI赋能HLS设计的新范式[6]。该赛道要求参赛队伍利用生成式AI强大的学习和优化能力,加速AMD FPGA平台的HLS设计流程。具体而言,学生需要优化提示词(Prompt),结合国内外优秀AI大模型(如Qwen、DeepSeek或GPT系列),对HLS的C代码设计进行智能优化,实现FPGA电路性能和效率的提升,从而加速软件算法在硬件平台的执行效率。这种“AI+HLS”的融合模式,显著降低了软件开发流程的学习难度,使本科低年级学生也能完成复杂的HLS电路设计任务。

从技术层面看,AI赋能的HLS设计主要体现在三个层面:(1)AI辅助代码生成,通过自然语言描述自动生成符合功能要求的C/C++代码;(2)AI优化代码结构,针对FPGA硬件特性自动调整循环结构、数据类型和并行度;(3)AI驱动性能预测,通过分析代码特征预测FPGA资源占用和性能指标,指导设计迭代优化[9]。AI与设计融合,不仅提高了设计效率,更培养了学生AI赋能的集成电路设计新思维,为未来职业发展奠定坚实基础。

在大学生集成电路相关学科竞赛的最新变化可以看出,“AI赋能”体现的不是AI替代专业知识学习,而是作为设计能力提升加速器,通过降低技术门槛、优化设计流程、提升解决复杂问题的效率,使高职学生能够突破传统培养模式的局限,参与高层次学科竞赛,完成复杂系统设计,最终实现“AI+集成电路设计”复合型人才培养目标。

2.3. 高职学生竞赛突破: AI助力复杂电路系统设计

在2025年嵌入式大赛FPGA创新设计赛道中,我校高职本科学生团队取得了成绩突破。团队成员通过熟练运用提示词工程和AI大模型Agent技术,构建了HLS工程自动优化系统,能够设定并达到预期设计目标。基于AI的HLS设计优化结果以及利用AI辅助优化设计报告,我校参赛队成为该赛道唯一晋级决赛的高职参赛队。

在决赛阶段,面对复杂的CNN图像识别模型在FPGA边缘部署挑战,团队充分利用AI模型优化技术,有效减少了模型对大量DSP(数字信号处理单元)的资源消耗。具体而言,团队通过AI辅助的算子融合、数据类型优化和计算图重构,将原始CNN模型的资源占用显著降低,同时保持了95%以上的识别准确率,实现了在资源受限FPGA平台上的实时图像识别[9]。这一成果展示了高职学生在AI应用方面的创新能力,也说明合理利用AI平台可以有效弥补高职学生在专业基础理论方面的差距。

这次竞赛经历的启示包括:AI技术助力高职学生参与高水平学科竞赛,使他们在与双一流和211本科学生的竞争中不落下风;新技术应用能力在未来技能人才培养中具有决定性作用,职教本科教育应更加注重培养学生的AI工具应用能力和创新思维;学科竞赛作为实践育人的重要载体,能够有效检验和提升教学改革成效,促进人才培养质量提升。在“AI+”时代,高职院校应主动拥抱技术变革,将AI能力培养融入专业教育全过程,打造具有鲜明职教特色的人才培养新模式。

3. AI深度融入: 重构高职集成电路专业课程体系

3.1. AI与集成电路设计基础课程的深度融合

在集成电路设计人才培养中,基础课程如硬件描述语言(HDL)、数字逻辑设计等构成了专业能力的基石。传统教学模式下,学生往往在语法规则和基础电路构建上耗费大量时间,难以深入探索复杂系统设计。AI技术的引入为这些基础课程带来了革新契机。通过集成AI辅助设计工具,学生可以在掌握基础语法的同时,快速验证设计思路,获得更多创造性和探索性学习体验。

具体而言, AI 可以辅助学生完成代码补全、错误检测和性能优化等任务。例如, 在 Verilog/VHDL 教学中, AI 工具能够实时分析学生代码, 指出潜在的时序违规、资源浪费或功能错误, 并提供优化建议。这种即时反馈机制不仅提高了学习效率, 更培养了学生严谨的设计思维。同时, AI 还能生成多样化的实验案例和项目素材, 为不同基础水平的学生提供个性化学习路径。在实践环节, 学生可以利用 AI 工具快速生成复杂测试向量, 验证设计功能的完备性, 这在传统教学中往往需要教师大量准备, 现在可由 AI 智能生成, 大幅提升了教学效率。

更为重要的是, AI 赋能的基础课程能够培养学生的“AI + 专业”思维习惯。学生不仅学习专业技能, 更掌握如何利用 AI 工具提升专业工作效率, 这种能力在“AI+”时代的职业发展中具有显著优势。通过将 AI 工具融入课程教学全过程, 学生能够逐步建立起“问题定义 - AI 辅助 - 结果验证 - 迭代优化”的现代工程思维模式, 为后续高阶课程学习和职业发展奠定基础。

3.2. AI 驱动的数字 IC 系统设计课程创新

数字 IC 系统设计是集成电路专业的核心课程群, 涵盖从处理器内核设计到 SoC 系统集成的多层次内容。在 AI 技术赋能下, 这些课程可以实现教学内容和方法的系统性创新。

首先, 课程体系应从传统的单点技能训练转向系统能力培养。教学内容可设计为“处理器内核→总线互连→外设接口→SoC 集成”的递进式架构[8]。在处理器内核设计环节, 学生利用课本案例完成 MIPS、RISC-V 等开源指令集架构的内核设计, 并用 AI 工具快速验证和优化; 在总线互连阶段, AI 辅助完成 AXI、AHB 等总线协议的正确性验证; 在外设接口设计中, AI 帮助生成符合行业标准的接口控制器; 最终在 SoC 集成阶段, 学生能够综合运用前序知识, 完成完整片上系统的设计与验证。这种层层递进的教学设计, 有效培养了学生的系统思维和工程实践能力。

其次, 高层次综合(HLS)技术与 AI 的融合为数字 IC 设计课程带来革命性变革。课程可设计专门模块, 教授学生如何利用 AI 优化 C/C++ 代码, 使其更适合 HLS 转换, 提高 FPGA 实现的性能和资源效率[9]。通过案例教学, 学生掌握如何描述设计意图、如何利用 AI 生成优化代码、如何评估和改进 HLS 结果, 培养“软硬协同”的设计思维。例如, 可以设计 CNN 加速器、加密算法加速等项目, 让学生在真实应用场景中体验 AI 赋能的 HLS 设计全流程。

第三, 嵌入式 SoC 设计的实践性课程可结合 ARM 硬核与 HLS 硬件加速 IP, 培养学生软硬件协同开发能力。学生通过 AI 辅助工具, 快速生成和优化硬件加速模块, 再与 ARM 处理器集成, 完成完整的嵌入式应用系统开发。这种教学模式不仅提升了学生的技术能力, 更为参加嵌入式设计大赛等学科竞赛储备了核心技能, 实现了“以赛促学、赛教融合”的良好效果。

3.3. AI 赋能数字集成电路全流程设计课程建设

数字集成电路设计从 RTL 代码到芯片流片涉及前端逻辑综合、后端物理设计等多个复杂环节, 传统教学往往因工具复杂、流程繁琐而难以深入。AI 技术的引入为构建完整的数字 IC 设计课程体系提供了可能。

在前端设计阶段, AI 可以辅助完成 RTL 代码优化、逻辑综合策略选择和时序约束生成等任务。通过分析设计结构和目标工艺库特性, AI 工具能够自动推荐最优综合策略, 减少人工试错成本。在教学实践中, 可设计“处理器内核设计”等贯穿式项目, 要求学生从指令集定义开始, 完成 RTL 编码、功能验证、逻辑综合全流程, AI 工具在各环节提供智能辅助, 使学生能够在有限课时内体验完整设计流程[4]。

在后端物理设计阶段, AI 技术正在重构传统布局布线、时钟树综合和物理验证流程。研究表明, AI 算法可以显著提升布局质量, 减少线长和拥塞, 优化时钟偏斜 skew, 提高设计收敛效率[4]。在课程建设

中,可引入简化版 AI 辅助物理设计工具,让学生体验 AI 如何解决复杂的物理设计问题。例如,通过可视化界面,学生可以观察 AI 如何优化标准单元布局,如何调整时钟树结构,如何解决布线拥塞等问题,从而建立对物理设计本质的直观理解。

更重要的是, AI 赋能的全流程设计课程能够构建完整的数字 IC 设计平台。该平台整合了从架构定义到 GDSII 输出的全部工具链, AI 作为智能助手贯穿各设计阶段。学生通过这一平台,不仅掌握专业技能,更培养了系统工程思维和跨学科融合能力。在项目实践中,可实现“一生一芯”式的从顶层到数字版图阶段的培养模式[3],每个学生团队负责一个小型处理器或专用加速器的全流程设计,从 RTL 到物理实现,最终通过 MPW (Multi-Project Wafer)流片验证,这种深度实践体验将极大提升学生的专业自信和职业竞争力。

在职教本科教育中,这种 AI 赋能的全流程设计课程建设面临资源和师资挑战,但通过校企合作、共建共享,完全可以构建符合高职学生特点的教学模式。关键在于把握“够用为度、应用为主”的原则,不过分追求设计规模和工艺先进性,而是注重培养学生正确的设计思维和解决实际问题的能力,使他们在 AI 时代具备持续学习和适应变革的职业素养。

3.4. AI 赋能集成电路设计教学的挑战与反思

AI 技术革命为高职院校集成电路设计类课程的教学质量提升带来机遇,但在实践过程中也面临挑战,需要前瞻性应对。

首先, AI 辅助下的能力评估体系面临挑战,需要建立科学的能力评估机制,确保人才培养质量提升的真实性和可持续性。能力评估体系需要准确区分学生自主能力与 AI 工具运用能力。可以构建多维度评价体系:过程性评价记录学生与 AI 工具的交互历史,分析提示词优化能力、结果筛选判断能力;分离式考核在关键环节设置无 AI 辅助的测试环境,验证学生基础能力。

其次, AI 技术依赖与理论基础弱化的风险不容忽视,建议平衡 AI 赋能提升与基础理论学习,确保实践教学质量。过度依赖 AI 工具可能使学生忽视数字集成电路原理、时序约束、资源优化等底层逻辑的理解。在教学实践中发现,部分学生习惯性将复杂设计问题简单交由 AI 解决,而缺乏对设计结果的深入分析和原理性思考,长期来看将削弱其对设计的理解和进一步优化设计结果的能力。教学中把 AI 工具定位为设计辅助角色:(1) 基础电路模块设计,限制 AI 工具使用,强化学生对硬件描述语言、时序分析等基本技能的掌握;(2) 复杂课程项目设计,引导学生先手动完成设计,再与 AI 优化结果对比,决定是否采纳优化结果,培养学生自主判断能力,并提高 AI 辅助设计能力。

第三, AI 快速发展时代的师资队伍建设面临结构性挑战。具备集成电路领域的 AI 技术应用能力的教师比例偏低;而掌握最新 EDA 工具实践经验的双师型教师短缺。调研发现,超过半数的高职教师对 AI 辅助设计工具缺乏系统培训或工程实践,难以有效指导学生。集成电路设计师资技能提升途径包括:校企协同创新,邀请 EDA 厂商和芯片设计企业开展新技术培训,鼓励教师参与企业真实项目,提升工程实践能力;构建专业群内教研团队,整合人工智能和集成电路设计领域的教师资源,打造具备“AI + IC”双重能力的师资队伍,更新 AI 赋能的集成电路设计类系列课程,提升集成电路专业教学水平。

4. 结语

在职教本科集成电路专业教学中“拥抱 AI”已成为一种迅速发展的趋势。本文通过将 AI 技术深度融入学科竞赛和专业课程建设的尝试,探索了高职集成电路设计类人才实践育人新模式。教学实践表明, AI 赋能不仅能够降低集成电路设计技术门槛,使高职学生在高水平学科竞赛中取得突破,更能重构专业课程体系,提升教学质量和学习体验。

未来职教本科集成电路教育应坚持“竞赛引领、AI 赋能、产教融合”的发展路径。主动对接全国大学生集成电路创新创业大赛、嵌入式芯片与系统设计竞赛等高水平学科竞赛，以赛促教、以赛促学；持续深化 AI 技术在课程教学中的应用，从基础课程到综合实践，构建全方位 AI 赋能的课程体系；强化与行业头部芯片设计公司和 EDA 公司的校企合作，引入行业最新技术和真实项目，促进人才培养、技术创新、产业发展的有机衔接。

高职院校需优化集成电路设计人才培养目标的定位，从单一技能型向“AI + IC”复合型转变，培养既懂专业又善用 AI 工具的新型技术技能人才。这是应对技术变革的选择，更是国家集成电路产业升级的要求。通过 AI 赋能学科竞赛与集成电路相关课程建设的深度融合，职教本科教育必将在国家集成电路设计人才培养中发挥独特而重要的作用。

基金项目

本文的教研实践工作得到了深圳信息职业技术大学 2024 年校级课程思政示范计划项目(课程思政示范课程 - 数字 IC 后端设计)资助。

参考文献

- [1] 杨静芬, 杨顺雨, 郝敏钗. “岗课赛证、科教融汇”背景下职业本科“双师型”教师队伍建设路径探究[J]. 教师, 2025(29): 109-112.
- [2] 卢静, 甘守武, 郎捷. 重庆电子科技职业大学(西部职教基地产教联合体): “校企互嵌, 共育共享, 协同创芯”培养集成电路大国工匠[J]. 在线学习, 2025(4): 43-44.
- [3] 余柏林, 李世国, 余法红. 联合培养背景下“一生一芯”集成电路职教本科人才培养模式探究[J]. 深圳信息职业技术学院学报, 2024, 22(1): 61-66.
- [4] 徐科. 人工智能赋能集成电路芯片设计[J]. 中国发展, 2025, 25(5): 8-13.
- [5] 陈昊, 蔡树军. 生成式人工智能在集成电路领域的应用[J/OL]. 电子与封装, 1-20. <https://doi.org/10.16257/j.cnki.1681-1070.2026.0017>, 2025-12-09.
- [6] AMD. 大学生嵌入式芯片与系统设计竞赛-FPGA 创新设计赛道(AMD 命题式基础赛道)初赛评分细则[EB/OL]. <https://gitee.com/Vickyiii/hlstrack2025/blob/master/%E5%91%BD%E9%A2%98%E5%BC%8F%E5%9F%BA%E7%A1%80%E8%B5%9B%E9%81%93%E5%88%9D%E8%B5%9B%E8%AF%84%E5%88%86%E7%BB%86%E5%88%99.md>, 2025-10-27.
- [7] 左宇希, 徐涵. 职教本科人才培养的现实困境、实践向度与模式构建——基于中国特色高层次学徒制视角[J]. 现代教育管理, 2023(2): 94-103.
- [8] 李伟琦. 基于高层次综合的 YOLOv3-tiny 硬件加速设计与研究[D]: [硕士学位论文]. 西安: 西安电子科技大学, 2022.
- [9] 张梦波. 基于深度学习的遥感图像分类算法的快速硬件实现[D]: [硕士学位论文]. 西安: 西安电子科技大学, 2022.